

525,494

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 3 月 18 日 (18.03.2004)

PCT

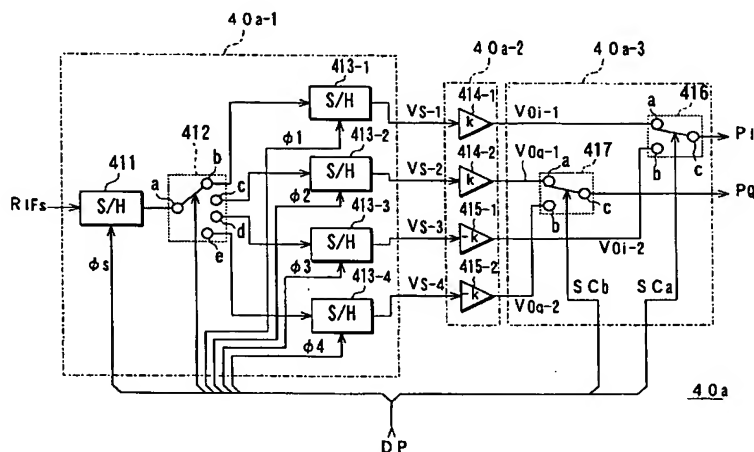
(10) 国際公開番号
WO 2004/023751 A1

- (51) 国際特許分類: H04L 27/00, 27/22 (72) 発明者; および
(21) 国際出願番号: PCT/JP2003/010655 (75) 発明者/出願人 (米国についてのみ): 西城 和幸
(22) 国際出願日: 2003 年 8 月 22 日 (22.08.2003) (SAIJO, Kazuyuki) [JP/JP]; 〒141-0001 東京都品川区
(25) 国際出願の言語: 日本語 北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo
(26) 国際公開の言語: 日本語 (JP). 鄭 文在 (JEONG, Moonjae) [KR/JP]; 〒141-0001
東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式
(30) 優先権データ: 特願2002-260411 2002 年 9 月 5 日 (05.09.2002) JP 会社内 Tokyo (JP).
(71) 出願人 (米国を除く全ての指定国について): ソニー株
式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001
東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP). (74) 代理人: 山口 邦夫, 外 (YAMAGUCHI, Kunio et al.);
〒101-0047 東京都千代田区内神田 1 丁目 1 5 番 2 号
平山ビル 5 階 Tokyo (JP). (81) 指定国 (国内): KR, US.

[続葉有]

(54) Title: DEMODULATOR CIRCUIT AND RECEIVER DEVICE

(54) 発明の名称: 復調回路と受信装置



(57) Abstract: A sampling block (40a-1) uses a frequency, which is obtained by multiplying the frequency of an intermediate frequency signal (RIFs) by $1/(m + 0.25)$ or $1/(m + 0.75)$ where "m" is zero or a natural number, to sample the intermediate frequency signal (RIFs), thereby producing signals of phase differences "0", " $\pi/2$ ", " π " and " $3\pi/2$ ". A polarity adjusting block (40a-2) causes the polarity of the phase difference " π " to be coincident with the signal of phase difference "0", while causing the polarity of the phase difference " $3\pi/2$ " to be coincident with the signal of phase difference " $\pi/2$ ". A signal combining block (40a-3) combines the signals of phase differences "0" and " π ", which have a phase difference " π " therebetween, and holds and outputs the resultant combined signal as a demodulated signal (PI). The signal combining block (40a-3) also combines the signals of phase differences " $\pi/2$ " and " $3\pi/2$ ", which have a phase difference " π " therebetween, and holds and outputs the resultant combined signal as a demodulated signal (PQ). In this way, a simple structure can be used to provide a demodulator circuit and receiver device that can easily obtain satisfactory demodulated signals.

(57) 要約: サンプリングブロック 40a-1 では、中間周波信号 RIFs の周波数に対して、「 $1/(m + 0.25)$ 倍」あるいは「 $1/(m + 0.75)$ 倍」(m: 0 または自然数) の周波数で、中間周波信号 RIFs をサンプリングして位相差「0」「 $\pi/2$ 」「 π 」「 $3\pi/2$ 」の信号を生成する。極性調整ブロック 40a-2 は、位相差「 π 」の極性を位相差「0」の信号と一致させる。また位相差「 $3\pi/2$ 」の極性を位相差「 $\pi/2$ 」の信号と一致させる。信号合成ブロック 40a-3 では、「 π 」の

[続葉有]

WO 2004/023751 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

位相差を有した位相差「0」と位相差「 π 」の信号を合成するとともに保持して復調信号PIとして出力する。また「 π 」の位相差を有した位相差「 $\pi/2$ 」と位相差「 $3\pi/2$ 」の信号を合成するとともに保持して復調信号PQとして出力する。簡単な構成で容易に良好な復調信号を得ることができる復調回路および受信装置を提供できる。

明 細 書

復調回路と受信装置

5 技術分野

この発明は、復調回路と受信装置に関する。

背景技術

図 1 は、従来の受信装置の構成を示している。アンテナ 11 で受信された信号 RA は、低雑音アンプ 12 に供給する。低雑音アンプ 12 では、信号 RA を増幅して受信信号 RB として周波数変換器 13 に供給する。周波数変換器 13 には、発振器 14 から局部発振周波数の信号 RL0 が供給されており、受信信号 RB と信号 RL0 を掛け合わせて受信信号 RB のダウンコンバートを行い中間周波信号 RIF を生成して帯域フィルタ 15 に供給する。

15 帯域フィルタ 15 では、中間周波信号 RIF の帯域制限を行って可変利得アンプ 16 に供給する。可変利得アンプ 16 では、帯域フィルタ 15 から供給された信号を所定の信号レベルに増幅して、中間周波信号 RIFs として周波数変換器 17, 18 に供給する。

20 発振器 19 では、搬送波周波数の発振信号 VCR を生成して移相器 20 に供給する。移相器 20 では、発振信号 VCR から位相差がほぼ 90° の直交信号である信号 VI-CR, VQ-CR を生成して、信号 VI-CR を周波数変換器 17 に供給するとともに、信号 VQ-CR を周波数変換器 18 に供給する。

周波数変換器 17 では、中間周波信号 RIFs と信号 VI-CR を掛け合わせて中間周波信号 RIFs のダウンコンバートを行い、ベースバンドの復調信号 PI を生成して
25 低域フィルタ 21 に供給する。また、周波数変換器 18 では、中間周波信号 RIFs と信号 VQ-CR を掛け合わせて中間周波信号 RIFs のダウンコンバートを行い、ベースバンドの復調信号 PQ を生成して低域フィルタ 22 に供給する。

低域フィルタ 21 では、復調信号 PI から所望のベースバンド成分の信号を抽出して、復調信号 PIs として A/D 変換器 23 に供給する。同様に、低域フィルタ

22では、復調信号PQから所望のベースバンド成分の信号を抽出して、復調信号PQsとしてA/D変換器24に供給する。なお、低域フィルタ21, 22では、A/D変換器23, 24で、エイリアシングを生じることがないように、アンチエイリアシングフィルタの機能も有するものである。

- 5 A/D変換器23では、クロック信号生成部25から供給されたクロック信号CKaでサンプリングを行い、復調信号PIsをデジタルの受信データDIに変換して信号処理部30に供給する。また、A/D変換器24では、クロック信号生成部25から供給されたクロック信号CKaでサンプリングを行い、復調信号PQsをデジタルの受信データDQに変換して信号処理部30に供給する。信号処理
- 10 部30では、受信データDI, DQを用いて誤り検出訂正処理等を行い、正しい受信データを生成する。

- ところで、上述のような受信装置において、中間周波信号RIFsから復調信号PI, PQを得るためには、発振信号VCRを生成する発振器や発振信号VCRから位相差がほぼ90°の信号VI-CR, VQ-CRを生成する移相器、信号VI-CR, VQ-CRと
- 15 中間周波信号RIFsを掛け合わせる周波数変換器等が必要となり、簡単な回路構成で復調信号を得ることができない。

- また、集積回路化のために低域フィルタ21, 22として、例えばGm-Cなどのフィルタを用いるものとした場合、低域フィルタ21, 22では、ベースバンド成分すなわち周波数の低い信号を抽出するため、 $1/f$ ノイズの影響が大き
- 20 くなってしまふ。また、ダイナミックレンジが大きくないことから、低域フィルタ21, 22に入力する信号の減衰器や低域フィルタ21, 22から出力された信号の増幅器が必要となってしまう場合もある。

- さらに、受信装置では、受信信号RBを2つの周波数変換器に供給して、一方の周波数変換器には受信信号RBの周波数と近接した局部発振周波数の信号VI-CR'を供給するとともに、他方の周波数変換器には同様な局部発振周波数の信号VQ-CR'を供給することで、受信信号RBから復調信号PI, PQを直接生成する
- 25 ダイレクトコンバージョン方式の受信装置も知られている。

このようなダイレクトコンバージョン方式の受信装置では、高周波を扱う周波数変換器が2つ必要となることから消費電力が大きき、携帯用の受信装置では好

ましくない。また、受信信号R Bの周波数と局部発振周波数が近接しているため、局部発振周波数の信号が受信信号R Bに対して飛び込みやすく、この影響を除くためには、フィルタの次数やフィルタ特性のQを高く設計しなければならない。さらに、高次フィルタを用いるものとしたりQを高く設計すると、集積回路化したときにフィルタ部分のチップ面積が大きくなりコストアップとなってしまう。

発明の開示

この発明の目的は、簡単な構成で容易に良好な復調信号を得ることができる復調回路および受信装置を提供することにある。

10 この発明に係る復調回路は、変調信号をサンプリングするサンプリング手段と、前記サンプリング手段でサンプリングした信号を合成して保持する信号合成手段と、前記信号合成手段で合成する信号の極性を一致させる極性調整手段と、前記変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数で前記変調信号をサンプリングする
15 るように前記サンプリング手段を駆動するとともに、「 π 」の位相差を有した信号を合成して保持するように前記信号合成手段を駆動して、前記信号合成手段で復調信号を生成させる復調制御手段とを有するものである。

また、変調信号をサンプリングするサンプリング手段と、スイッチト・キャパシタ・フィルタ手段と、前記サンプリング手段でサンプリングした信号に基づき、
20 前記スイッチト・キャパシタ・フィルタ手段でフィルタ処理する信号を生成する信号生成手段と、前記変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数で前記変調信号をサンプリングするように前記サンプリング手段を駆動して、前記サンプリングした信号から「 π 」の位相差を有した信号に基づくフィルタ処理する信号を
25 前記信号生成手段から前記スイッチト・キャパシタ・フィルタ手段に供給させて、前記スイッチト・キャパシタ・フィルタ手段から復調信号を出力させる復調制御手段とを有するものである。

この発明に係る受信装置は、受信信号あるいは前記受信信号に基づいて生成した中間周波信号をサンプリングするサンプリング手段と、前記サンプリング手段

でサンプリングした信号を合成して保持する信号合成手段と、前記信号合成手段で合成する信号の極性を一致させる極性調整手段と、前記受信信号あるいは中間周波信号の周波数に対して、「 $1/(m+0.25)$ 倍」あるいは「 $1/(m+0.75)$ 倍」 ($m:0$ または自然数) の周波数で前記受信信号あるいは中間周波信号をサンプリングするように前記サンプリング手段を駆動するとともに、

「 π 」の位相差を有した信号を合成して保持するように前記信号合成手段を駆動して、前記信号合成手段で前記受信信号あるいは中間周波信号の復調信号を生成させる復調制御手段とを有するものである。

また、受信信号あるいは中間周波信号をサンプリングするサンプリング手段と、
10 スイッチト・キャパシタ・フィルタ手段と、前記サンプリング手段でサンプリングした信号に基づき、前記スイッチト・キャパシタ・フィルタ手段でフィルタ処理する信号を生成する信号生成手段と、前記変調信号の周波数に対して、「 $1/(m+0.25)$ 倍」あるいは「 $1/(m+0.75)$ 倍」 ($m:0$ または自然数) の周波数で前記変調信号をサンプリングするように前記サンプリング手段を
15 駆動して、前記サンプリングした信号から「 π 」の位相差を有した信号に基づくフィルタ処理する信号を前記信号生成手段から前記スイッチト・キャパシタ・フィルタ手段に供給させて、前記スイッチト・キャパシタ・フィルタ手段から復調信号を出力させる復調制御手段とを有するものである。

この発明においては、受信信号や中間周波信号変調信号の周波数に対して、
20 「 $1/(m+0.25)$ 倍」あるいは「 $1/(m+0.75)$ 倍」 ($m:0$ または自然数) の周波数でサンプリングを行い、位相差が「 0 」「 $\pi/2$ 」「 π 」「 $3\pi/2$ 」の信号を生成して、「 π 」の位相差を有する信号の極性を合わせて、すなわち位相差「 0 」と位相差「 π 」の信号の極性を合わせて合成して直交する1つの復調信号が生成される。また位相差「 $\pi/2$ 」と位相差「 $3\pi/2$ 」の信号
25 の極性を合わせて直交する他方の復調信号が生成される。ここで、極性を合わせて合成する場合、予め極性を反転した信号を生成してサンプリングを行い、得られた信号を合成する。あるいはサンプリング行って得られた信号の極性を反転させてから合成することが行われる。また、サンプリングした信号を用いてフィルタ処理を行う信号を生成して、この信号をスイッチト・キャパシタ・フィルタに

供給することで、フィルタ処理が行われた復調信号の生成が行われる。

この発明によれば、受信信号や中間周波信号等の変調信号の周波数に対して、
「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または
自然数) の周波数でサンプリングを行い、「 π 」の位相差を有した信号の極性を
5 合わせて合成することで復調信号が生成される。このため、簡単な構成で容易に
復調信号を生成できる。また、「 m 」の値を大きくすることにより、低いサンプ
リング周波数で復調信号を生成できる。

また、受信信号や中間周波信号等の変調信号の周波数に対して、「 $1 / (m +$
 $0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周
10 波数でサンプリングを行い、サンプリングした信号から「 π 」の位相差を有した
信号に基づくフィルタ処理する信号を生成してスイッチト・キャパシタ・フィル
タ手段に供給することで、スイッチト・キャパシタ・フィルタ手段から復調信号
が出力される。このため、フィルタ機能を有する復調回路を差動増幅器やコンデ
ンサおよびスイッチ回路で構成できるので、集積回路化が容易となる。また集積
15 回路化したときにコンデンサの容量値がばらつきを生じて、スイッチング周波
数を調整することで所望のフィルタ特性を得ることが可能となり、良好な復調信
号を簡単に生成できる。また、この復調回路を用いて受信装置を構成すれば、チ
ャンネルフィルタを集積回路化することも容易となる。

さらに、サンプリングの周波数がスイッチト・キャパシタ・フィルタ手段のス
20 イッチング周波数に対して「 p 倍」あるいは「 $1 / p$ 倍」 ($p: 自然数$)、スイ
ッチト・キャパシタ・フィルタ手段のスイッチング周波数が信号変換手段のクロ
ック周波数に対して「 q 倍」あるいは「 $1 / q$ 倍」 ($q: 自然数$)、信号変換手
段のクロック周波数が、受信信号あるいは中間周波信号で用いられた変調方式で
決定されるシンボルレートの「 r 倍」 ($r: 自然数$) とされる。このため、サン
25 プリング周波数やクロック周波数の信号が中間周波信号等に影響を与えることが
ない。また、アナログ回路への影響を回避できるとともに、各周波数の信号を容
易に生成できる。

図 1 は、従来の受信装置の構成を示す図である。

図 2 は、この発明に係る受信装置の構成を示す図である。

図 3 は、復調回路の基本原理を説明するための図である。

図 4 は、復調信号生成部の第 1 の構成を示す図である。

5 図 5 A, 図 5 B, 図 5 C, 図 5 D, 図 5 E, 図 5 F, 図 5 G, 図 5 H, 図 5 I, 図 5 J, 図 5 K, 図 5 L, 図 5 M, 図 5 N 及び図 5 O は、復調信号生成部の第 1 の構成の動作を説明するための図である。

図 6 は、復調信号生成部の第 2 の構成を示す図である。

10 図 7 A, 図 7 B, 図 7 C, 図 7 D, 図 7 E, 図 7 F, 図 7 G, 図 7 H, 図 7 I, 図 7 J 及び図 7 K は、復調信号生成部の第 2 の構成の動作を説明するための図である。

図 8 は、復調信号生成部の第 3 の構成を示す図である。

15 図 9 A, 図 9 B, 図 9 C, 図 9 D, 図 9 E, 図 9 F, 図 9 G, 図 9 H, 図 9 I, 図 9 J 及び図 9 K は、復調信号生成部の第 3 の構成の動作を説明するための図である。

図 10 は、チャージインジェクションを説明するための図である。

図 11 は、ユニティ・ゲイン・サンプルバッファの構成を示す図である。

図 12 A, 図 12 B 及び図 12 C は、ユニティ・ゲイン・サンプルバッファの駆動信号を示す図である。

20 図 13 は、この発明に係る受信装置の他の構成を示す図である。

図 14 は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の基本原理を説明するための図である。

図 15 は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の第 1 の構成を示す図である。

25 図 16 A, 図 16 B, 図 16 C, 図 16 D, 図 16 E, 図 16 F 及び図 16 G は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部に供給する信号を示した図である。

図 17 は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の第 2 の構成を示す図である。

図18は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の第3の構成を示す図である。

発明を実施するための最良の形態

- 5 以下、図を参照しながら、この発明の実施の形態について説明する。図2は、この発明に係る受信装置の構成を示しており、従来の受信装置の周波数変換器17、18や移相器20等に代えて、復調信号生成部40と復調制御部70で復調回路を構成するものである。

- 10 アンテナ11で受信された信号RAは、低雑音アンプ12に供給する。低雑音アンプ12では、信号RAを増幅して受信信号RBとして周波数変換器13に供給する。周波数変換器13には、発振器14から局部発振周波数の信号RL0が供給されており、受信信号RBと信号RL0を掛け合わせて受信信号RBのダウンコンバートを行い中間周波信号RIFを生成して帯域フィルタ15に供給する。

- 15 帯域フィルタ15では、中間周波信号RIFの帯域制限を行って可変利得アンプ16に供給する。可変利得アンプ16では、帯域フィルタ15から供給された信号を所定の信号レベルに増幅して、中間周波信号RIFsとして復調信号生成部40に供給する。

- 20 復調制御部70では、復調信号生成部40を駆動するための複数の信号を生成して、復調信号生成部40に供給する。なお、複数の信号をまとめて制御信号DPとして示している。

復調信号生成部40では、制御信号DPに基づいたサンプリングを行い、中間周波信号RIFsから復調信号PIと復調信号PQを生成して、復調信号PIを低域フィルタ21に供給するとともに、復調信号PQを低域フィルタ22に供給する。

- 25 低域フィルタ21では、復調信号PIから所望のベースバンド成分の信号を抽出して、復調信号PIsとしてA/D変換器23に供給する。同様に、低域フィルタ22では、復調信号PQから所望のベースバンド成分の信号を抽出して、復調信号PQsとしてA/D変換器24に供給する。なお、低域フィルタ21、22では、A/D変換器23、24で、エイリアシングを生じることがないように、アンチエイリアシングフィルタの機能も有するものである。

クロック信号生成部 75 では、復調制御部 70 から供給された基準信号 S_r の周波数変換を行い、基準信号 S_r に同期したクロック信号 CK_a を生成して A/D 変換器 23, 24 に供給する。

5 A/D 変換器 23 では、クロック信号生成部 75 から供給されたクロック信号 CK_a でサンプリングを行い、復調信号 PI_s をデジタルの受信データ DI に変換して信号処理部 30 に供給する。また、A/D 変換器 24 では、クロック信号生成部 75 から供給されたクロック信号 CK_a でサンプリングを行い、復調信号 PQ_s をデジタルの受信データ DQ に変換して信号処理部 30 に供給する。信号処理部 30 では、受信データ DI , DQ を用いて誤り検出訂正処理等を行い、正しい受信データ
10 を生成する。

次に、復調信号生成部 40 について説明する。直交搬送波を用いて変調された変調信号 S_{in} をサンプリングして復調信号 PI , PQ を得る場合、サンプリング周波数 F_s は、変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」($m: 0$ または自然数) の周波数に設定する。

15 図 3 は、サンプリング周波数 F_s を変調信号の周波数に対して「 $1 / (1 + 0.25)$ 倍」した場合のサンプリング位置を示している。なお、図において「 T_s 」はサンプリング周期、「 T_{cr} 」は搬送波の 1 周期を示している。ここで、最初のサンプリング位置 (時点 t_1) を基準としたとき、2 番目のサンプリング位置 (時点 t_2) は最初のサンプリング位置との位相差が「 $\pi / 2$ 」、3 番目のサンプリング位置 (時点 t_3) は最初のサンプリング位置との位相差が「 π 」、4 番目のサンプリング位置 (時点 t_4) は最初のサンプリング位置との位相差が「 $3\pi / 2$ 」、5 番目のサンプリング位置 (時点 t_5) は最初のサンプリング位置との位相差が「 0 」となり、以下同様の順序で所定の位相差が繰り返される。また、この位相差の関係は、「 $m = 1$ 」の場合だけでなく、「 $m = 0$ 」あるいは「 $m = \text{自然数}$ 」
25 のときにも成り立つものである。

ここで、最初のサンプリング位置の信号が復調信号 PI の信号レベルを示すものとする、2 番目のサンプリング位置である位相差「 $\pi / 2$ 」の信号は復調信号 PQ の信号レベルを示すものとなる。また、3 番目のサンプリング位置である位相差「 π 」の信号は復調信号 PI の信号レベルの極性を反転したものとなり、4 番目

のサンプリング位置である位相差「 $3\pi/2$ 」の信号は復調信号PQの信号レベルの極性を反転したものとなる。さらに、5番目のサンプリング位置の信号は復調信号PIの信号レベルを示すものとなる。

また、サンプリング周波数 F_s を変調信号の周波数に対して「 $1/(m+0.75)$ 倍」した場合、最初のサンプリング位置を基準としたとき、2番目のサンプリング位置は最初のサンプリング位置との位相差が「 $3\pi/2$ 」、3番目のサンプリング位置は最初のサンプリング位置との位相差が「 π 」、4番目のサンプリング位置は最初のサンプリング位置との位相差が「 $\pi/2$ 」、5番目のサンプリング位置は最初のサンプリング位置との位相差が「0」となり、以下同様に繰り返される。

このため、「 π 」の位相差を有する信号を選択して、1サンプリングおきに極性を反転すれば、復調信号PIと復調信号PQをそれぞれ生成できることとなる。例えば、「 π 」の位相差を有する信号である時点 $t_1, t_3, t_5, t_7, \dots$ でサンプリングした信号を選択して時点 t_3, t_7, \dots の信号の極性を反転すれば、各サンプリング位置の信号が復調信号PIの信号レベルを示すものとなる。同様に、「 π 」の位相差を有する信号である時点 $t_2, t_4, t_6, t_8, \dots$ でサンプリングした信号を選択して時点 t_4, t_8, \dots の信号の極性を反転すれば、各サンプリング位置の信号が復調信号PQの信号レベルを示すものとなる。

このように、変調信号の周波数に対して、「 $1/(m+0.25)$ 倍」あるいは「 $1/(m+0.75)$ 倍」（ $m:0$ または自然数）の周波数でサンプリングを行い、「 π 」の位相差を有した信号を用いて極性を一致させてから合成すれば、簡単に復調信号を生成できる。また、「 m 」の値を大きくすることにより、低いサンプリング周波数で復調信号PI, PQを生成できることとなる。

図4は、復調信号生成部の第1の構成を示している。この復調信号生成部40aは、サンプリングブロック40a-1において、サンプリング周波数 F_s で中間周波信号RIFsをサンプリングして、位相差が「0」, 「 $\pi/2$ 」, 「 π 」, 「 $3\pi/2$ 」の信号を生成する。その後、極性調整ブロック40a-2によって、位相差「 π 」の信号と位相差「 $3\pi/2$ 」の信号の極性を反転させるとともに、信号合成ブロック40a-3によって、位相差「0」の信号と極性が反転された位相差

「 π 」の信号を合成して復調信号PIを得るとともに、位相差「 $\pi/2$ 」の信号と極性が反転された位相差「 $3\pi/2$ 」の信号を合成して復調信号PQを得るものである。

中間周波信号RIFsは、サンプリングブロック40a-1のサンプルホールド回路411に供給する。サンプルホールド回路411では、復調制御部70から供給された制御信号DPの1つである制御信号 ϕ_s に基づいて、中間周波信号RIFsをサンプリングする。この制御信号 ϕ_s は、サンプリング周波数Fsの信号である。また、サンプルホールド回路411でサンプリングした信号は、サンプルホールド出力信号Vsとして信号切換回路412の可動端子aに供給する。

信号切換回路412の端子bは、サンプルホールド回路413-1と接続するとともに、端子cは、サンプルホールド回路413-2と接続する。また、端子d、eは、サンプルホールド回路413-3、413-4と接続する。信号切換回路412では、復調制御部70から供給された切換信号SSに基づいて、可動端子aを端子b、c、d、eのいずれかの位置に切り換える。例えば、サンプリング周波数Fsが「 $1/(m+0.25)$ 倍」であるとき、可動端子aを端子b、c、d、e、b、c・・・の順に繰り返し切り換える。また、サンプリング周波数Fsが「 $1/(m+0.75)$ 倍」であるときには、位相差「 $\pi/2$ 」と位相差「 $3\pi/2$ 」の信号の順序が「 $1/(m+0.25)$ 倍」の場合と逆となる。このため、可動端子aを端子b、e、d、c、b、e・・・の順に繰り返し切り換える。

サンプルホールド回路413-1では、復調制御部70から供給された制御信号DPの1つである制御信号 ϕ_1 に基づき、信号切換回路412を介して供給されたサンプルホールド出力信号Vsを保持する。同様に、サンプルホールド回路413-2では、復調制御部70から供給された制御信号DPの1つである制御信号 ϕ_2 に基づき、サンプルホールド回路413-1に保持された信号に対して位相差「 $\pi/2$ 」であるサンプルホールド出力信号Vsを保持する。サンプルホールド回路413-3では、復調制御部70から供給された制御信号DPの1つである制御信号 ϕ_3 に基づき、サンプルホールド回路413-1に保持された信号に対して位相差「 π 」であるサンプルホールド出力信号Vsを保持する。サンプルホールド回路413-4では、復調制御部70から供給された制御信号DPの1つである制御信号

φ4に基づき、サンプルホールド回路413-1に保持された信号に対して位相差「 $3\pi/2$ 」であるサンプルホールド出力信号 V_s を保持する。

サンプルホールド回路413-1からの出力信号は、サンプルホールド出力信号 V_{s-1} として、極性調整ブロック40a-2の同相増幅器414-1に供給する。サンプルホールド回路413-2からの出力信号はサンプルホールド出力信号 V_{s-2} として同相増幅器414-2に供給する。また、サンプルホールド回路413-3からの出力信号はサンプルホールド出力信号 V_{s-3} として逆相増幅器415-1に供給する。サンプルホールド回路413-4からの出力信号は、サンプルホールド出力信号 V_{s-4} として逆相増幅器415-2に供給する。

同相増幅器414-1では、サンプルホールド出力信号 V_{s-1} を利得 k で増幅して信号 V_{oi-1} として信号切換回路416の端子aに供給する。同相増幅器414-2では、サンプルホールド出力信号 V_{s-2} を利得 k で増幅して信号 V_{oq-1} として信号切換回路417の端子aに供給する。逆相増幅器415-1では、サンプルホールド出力信号 V_{s-3} を利得 $-k$ で増幅することにより、極性を信号 V_{oi-1} と一致させて、信号 V_{oi-2} として信号切換回路416の端子bに供給する。逆相増幅器415-2では、サンプルホールド出力信号 V_{s-4} を利得 $-k$ で増幅することにより、極性を信号 V_{oq-1} と一致させて、信号 V_{oq-2} として信号切換回路417の端子bに供給する。

信号合成ブロック40a-3の信号切換回路416では、復調制御部70から供給された制御信号DPの1つである切換信号SCaに基づき、サンプリング周波数 F_s の $1/2$ 倍の周波数で可動端子cを端子aと端子bを交互に切り換えることで2つの信号を1つの信号に合成して、この合成した信号を復調信号PIとして出力する。また、信号切換回路417では、復調制御部70から供給された切換信号SCbに基づき、サンプリング周波数 F_s の $1/2$ 倍の周波数で可動端子cを端子aと端子bを交互に切り換えることで2つの信号を1つの信号に合成して、この合成した信号を復調信号PQとして出力する。なお、切換信号SCaと切換信号SCbは、1サンプリング期間の位相差を有するものである。

図5A～図5Oは、復調信号生成部40aにおける各部の信号を示している。図5Aは中間周波信号RIFs、図5Bは制御信号φsを示している。なお、図ではサ

ンプリング周波数 F_s が「 $1 / (1 + 0.25)$ 倍」の場合を示している。

サンプルホールド回路 411 では、制御信号 ϕ_s の立ち上がりで中間周波信号 RIF_s のサンプル動作を開始するとともに、制御信号 ϕ_s の立ち下がりで中間周波信号 RIF_s の信号レベルを保持して、図 5 C に示すサンプルホールド出力信号 V_s を生成する。例えば制御信号 ϕ_s の立ち上がりである時点 t_{11} で、中間周波信号 RIF_s のサンプル動作を開始するとともに、制御信号 ϕ_s の立ち下がりである時点 t_{12} で中間周波信号 RIF_s の信号レベル L_a を制御信号 ϕ_s の次の立ち上がりまでホールドすることで、サンプルホールド出力信号 V_s を生成する。以下同様にしてサンプルホールド動作を行うと、制御信号 ϕ_s に基づいて保持された信号は、時点 t_{12} で保持された信号を位相差「0」の信号としたとき、位相差「 $\pi/2$ 」の信号、位相差「 π 」の信号、位相差「 $3\pi/2$ 」の信号、位相差「0」の信号・・・の順序となる。

信号切換回路 412 は、図 5 D に示す切換信号 SS に基づき、サンプルホールド出力信号 V_s をサンプルホールド回路 413-1～413-4 に振り分ける。例えば時点 t_{12} でサンプルホールド回路 411 がホールド状態とされたときには、切換信号 SS によって可動端子 a を端子 b に切り換えて、サンプルホールド出力信号 V_s をサンプルホールド回路 413-1 に供給する。

サンプルホールド回路 413-1 では、図 5 E に示す制御信号 ϕ_1 に基づき、供給されたサンプルホールド出力信号 V_s のサンプルホールド動作を行う。ここで、制御信号 ϕ_1 がハイレベル「H」の期間中は信号の取り出しを行い、制御信号 ϕ_1 の立ち下がりである時点 t_{13} から次の制御信号 ϕ_1 の立ち上がりまでサンプルホールド出力信号 V_s の信号レベル L_a を保持する。このため、同相増幅器 414-1 から出力される信号 V_{oi-1} は図 5 I に示すように、サンプルホールド出力信号 V_s がサンプルホールド回路 413-1 に供給された時点 t_{12} で信号レベルが $(k \times L_a)$ となる。

さらに、信号切換回路 416 では、図 5 L に示す切換信号 SCa に基づき、サンプルホールド回路 413-1 がホールド状態とされた時点 t_{13} で可動端子 c を端子 a 側に設定することにより、可動端子 c から出力される復調信号 PI は、図 5 N に示すように信号レベルが $(k \times L_a)$ となる。

時点 t_{14} で、制御信号 ϕ_s の立ち下がりが生ずると、信号切換回路 4 1 2 は切換信号 SS に基づき、可動端子 a を端子 b から端子 c に切り換えて、サンプルホールド出力信号 V_s をサンプルホールド回路 4 1 3-2 に供給する。

5 サンプルホールド回路 4 1 3-2 では、図 5 F に示す制御信号 ϕ_2 に基づき、供給されたサンプルホールド出力信号 V_s のサンプルホールド動作を行う。ここで、制御信号 ϕ_2 がハイレベル「H」の期間中は信号の取り出しを行い、制御信号 ϕ_2 の立ち下がりである時点 t_{15} から次の制御信号 ϕ_1 の立ち上がりまでサンプルホールド出力信号 V_s の信号レベル L_b (図では $L_b = 0$) を保持する。このため、同相増幅器 4 1 4-2 から出力される信号 V_{oq-1} は図 5 J に示すように信号レベルが (k
10 $\times L_b = 0$) となる。

さらに、信号切換回路 4 1 7 では、図 5 M に示す切換信号 SC_b に基づき、サンプルホールド回路 4 1 3-2 がホールド状態とされた時点 t_{15} で可動端子 c を端子 a 側に設定することにより、可動端子 c から出力される復調信号 PQ は、図 5 O に示す信号レベルが ($k \times L_b = 0$) となる。

15 時点 t_{16} で、制御信号 ϕ_s の立ち下がりが生ずると、信号切換回路 4 1 2 は切換信号 SS に基づき、可動端子 a を端子 c から端子 d に切り換えて、サンプルホールド出力信号 V_s をサンプルホールド回路 4 1 3-3 に供給する。

サンプルホールド回路 4 1 3-3 では、図 5 G に示す制御信号 ϕ_3 に基づき、供給されたサンプルホールド出力信号 V_s のサンプルホールド動作を行う。ここで、制
20 御信号 ϕ_3 がハイレベル「H」の期間中は信号の取り出しを行い、制御信号 ϕ_3 の立ち下がりである時点 t_{17} から次の制御信号 ϕ_3 の立ち上がりまでサンプルホールド出力信号 V_s の信号レベル L_a を保持する。このため、逆相増幅器 4 1 5-1 から出力される信号 V_{oi-2} は図 5 K に示すように信号レベルが ($-k \times L_a$) となる。

25 さらに、信号切換回路 4 1 6 では、図 5 L に示す切換信号 SC_a に基づき、サンプルホールド回路 4 1 3-3 がホールド状態とされた時点 t_{17} で可動端子 c を端子 b 側に設定することにより、可動端子 c から出力される復調信号 PI は、図 5 N に示す信号レベル ($-k \times L_a$) となる。

その後、制御信号 ϕ_s の立ち下がりが生ずると、信号切換回路 4 1 2 は切換信号

SSに基づき、可動端子 a を端子 d から端子 e に切り換えて、サンプルホールド出力信号 V_s をサンプルホールド回路 4 1 3-4 に供給する。また、サンプルホールド回路 4 1 3-4 では、図 5 H に示す制御信号 $\phi 4$ に基づき、供給されたサンプルホールド出力信号 V_s のサンプルホールド動作を行い、制御信号 $\phi 4$ の立ち下がりの
5 タイミングの信号レベル ($-L_b$) を、サンプリング信号の信号レベルとして制御信号 $\phi 4$ の次の立ち上がりまで保持する。このため、逆相増幅器 4 1 5-2 から出力される信号 V_{oq-2} は図 5 J に示すように信号レベルが ($-k \times -L_b = 0$) となる。さらに、信号切換回路 4 1 7 では、図 5 M に示す切換信号 SC_b に基づき、サンプルホールド回路 4 1 3-4 がホールド状態とされたタイミングで可動端子 c を端子
10 b 側に設定することにより、可動端子 c から出力される復調信号 PQ は、図 5 O に示すように信号レベルが ($-k \times -L_b = 0$) となる。

次に、復調信号生成部の第 2 の構成を図 6 に示す。上述の第 1 の構成では、中間周波信号 $RIFs$ をサンプルホールドしてから合成する信号の極性を一致させるものとしたが、第 2 の構成の復調信号生成部 4 0 b では、極性調整ブロック 4 0 b-1
15 で極性の反転された中間周波信号 $RIFs$ を予め生成するとともに、サンプリングブロック 4 0 b-2 では、中間周波信号 $RIFs$ あるいは極性の反転された中間周波信号 $RIFs$ を選択してサンプルホールドするものとし、このサンプルホールドによって保持された信号を信号合成ブロック 4 0 b-3 で合成して復調信号 PI, PQ を得るものである。

20 中間周波信号 $RIFs$ は、極性調整ブロック 4 0 b-1 の同相増幅器 4 2 1-1, 4 2 1-2 および逆相増幅器 4 2 2-1, 4 2 2-2 に供給する。同相増幅器 4 2 1-1 では、中間周波信号 $RIFs$ を利得 k で増幅して、信号 $RIFs-a$ としてサンプリングブロック 4 0 b-2 を構成するスイッチ回路 4 2 3-1 の一方の端子に供給する。また、同相増幅器 4 2 1-2 では、中間周波信号 $RIFs$ を利得 k で増幅して、信号 $RIFs-a$ として
25 スイッチ回路 4 2 3-2 の一方の端子に供給する。逆相増幅器 4 2 2-1 では、中間周波信号 $RIFs$ を利得 $-k$ で増幅することにより極性を反転して、信号 $RIFs-b$ としてスイッチ回路 4 2 3-3 の一方の端子に供給する。また、逆相増幅器 4 2 2-2 では、中間周波信号 $RIFs$ を利得 $-k$ で増幅することにより極性を反転して、信号 $RIFs-b$ としてスイッチ回路 4 2 3-4 の一方の端子に供給する。なお、スイッチ回

路 4 2 3 は復調信号生成部 4 0 b を集積回路化する場合、例えばトランスファゲートを用いるものとする。また、後述するスイッチ回路も同様である。

スイッチ回路 4 2 3-1, 4 2 3-3 の他方の端子は、信号合成ブロック 4 0 b-3 を構成するコンデンサ 4 2 4 の一方の端子とサンプルホールド回路 4 2 6 に接続する。また、スイッチ回路 4 2 3-2, 4 2 3-4 の他方の端子はコンデンサ 4 2 5 の一方の端子とサンプルホールド回路 4 2 7 に接続する。コンデンサ 4 2 4, 4 2 5 の他方の端子は接地する。

スイッチ回路 4 2 3-1 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 11$ に基づき端子間を導通状態としてコンデンサ 4 2 4 を充電する。スイッチ回路 4 2 3-2 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 12$ に基づき端子間を導通状態としてコンデンサ 4 2 5 を充電する。スイッチ回路 4 2 3-3 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 13$ に基づき端子間を導通状態としてコンデンサ 4 2 4 を充電する。さらに、スイッチ回路 4 2 3-4 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 14$ に基づき端子間を導通状態としてコンデンサ 4 2 5 を充電する。

制御信号 $\phi 11 \sim 14$ は、スイッチ回路 4 2 3-1 ~ 4 2 3-4 の何れか 1 つのみを切り換えて導通状態とするとともに、スイッチを非導通状態に切り換えるタイミングの周波数を、中間周波信号 RIFs の周波数に対して「 $1 / (m + 0.25)$ 倍」の周波数、あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数とするものである。ここで、例えば「 $1 / (m + 0.25)$ 倍」の周波数としたときには、スイッチ回路 4 2 3-1 を非導通状態としたタイミングを基準としたとき、位相差「 $\pi / 2$ 」でスイッチ回路 4 2 3-2 を非導通状態に切り換える。また、位相差「 π 」でスイッチ回路 4 2 3-3 を非導通状態に切り換えると同時に、位相差「 $3\pi / 2$ 」でスイッチ回路 4 2 3-4 を非導通状態に切り換える。

コンデンサ 4 2 4 の端子間電圧 V_{cpa} は、スイッチ回路 4 2 3-1 あるいはスイッチ回路 4 2 3-3 が非導通状態とされてから次にスイッチ回路 4 2 3-1 あるいはスイッチ回路 4 2 3-3 が導通状態とされるまで、非導通状態とされたときの中間周波信号 RIFs の信号レベルに応じた端子間電圧を保持することとなる。同様に、コンデンサ 4 2 5 の端子間電圧 V_{cpb} は、スイッチ回路 4 2 3-2 あるいはスイッチ回

路 4 2 3-4 が非導通状態とされてから次にスイッチ回路 4 2 3-2 あるいはスイッチ回路 4 2 3-4 が導通状態とされるまで、非導通状態とされたときの中間周波信号 RIFs の信号レベルに応じた端子間電圧 V_{cpb} を保持することとなる。

サンプルホールド回路 4 2 6 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 16$ に基づき、コンデンサ 4 2 4 で保持されている電圧をサンプルホールドして復調信号 PI として出力する。また、サンプルホールド回路 4 2 7 は、復調制御部 7 0 からの制御信号 DP の 1 つである制御信号 $\phi 15$ に基づき、コンデンサ 4 2 5 で保持されている電圧をサンプルホールドして復調信号 PQ として出力する。

図 7 A ~ 図 7 K は、復調信号生成部 4 0 b における各部の信号を示している。図 7 A は同相増幅器 4 2 1-1, 4 2 1-2 から出力された信号 RIFs-a (実線) と、逆相増幅器 4 2 2-1, 4 2 2-2 から出力された信号 RIFs-b (破線) を示している。また、図 7 B ~ 図 7 G は制御信号 $\phi 11 \sim \phi 16$ を示している。

時点 t_{21} で制御信号 $\phi 11$ がハイレベル「H」とされると、スイッチ回路 4 2 3-1 が導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpa} は、図 7 H に示すように信号 RIFs-a の信号レベルと等しくなる。時点 t_{22} で制御信号 $\phi 11$ がローレベル「L」となると、スイッチ回路 4 2 3-1 が非導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpa} は、時点 t_{22} の信号レベル ($k \times L_a$) を保持する。

時点 t_{23} で制御信号 $\phi 12$ がハイレベル「H」とされると、スイッチ回路 4 2 3-2 が導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpb} は、図 7 I に示すように信号 RIFs-a の信号レベルと等しくなる。また、時点 t_{23} で制御信号 $\phi 16$ がハイレベル「H」とされると、サンプルホールド回路 4 2 6 ではサンプル動作を開始してコンデンサ 4 2 4 で保持している端子間電圧 V_{cpa} に応じた信号を図 7 J に示すように復調信号 PI として出力する。

時点 t_{24} で制御信号 $\phi 12$ がローレベル「L」とされると、スイッチ回路 4 2 3-2 が非導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpb} は、時点 t_{24} のレベル ($k \times L_b = 0$) を保持する。また、時点 t_{24} で制御信号 $\phi 16$ がローレベル「L」とされると、サンプルホールド回路 4 2 6 では時点 t_{24} の信号レベル ($k \times L_a$) を保持して引き続き復調信号 PI として出力する。

時点 t_{25} で制御信号 ϕ_{13} がハイレベル「H」とされると、スイッチ回路 4 2 3-3 が導通状態となり、コンデンサ 4 2 4 の端子間電圧 V_{cpa} は、図 7 H に示すように信号 $RIFs-b$ の信号レベルと等しくなる。また、時点 t_{25} で制御信号 ϕ_{15} がハイレベル「H」とされると、サンプルホールド回路 4 2 7 ではサンプル動作を開始してコンデンサ 4 2 5 で保持している端子間電圧 V_{cpb} に応じた信号を図 7 K に示すように復調信号 PQ として出力する。

時点 t_{26} で制御信号 ϕ_{13} がローレベル「L」とされると、スイッチ回路 4 2 3-3 が非導通状態となり、コンデンサ 4 2 4 の端子間電圧 V_{cpa} は、時点 t_{26} のレベル ($-k \times -L_a$) を保持する。また、時点 t_{26} で制御信号 ϕ_{15} がローレベル「L」とされると、サンプルホールド回路 4 2 7 では時点 t_{26} の信号レベルを保持して引き続き復調信号 PQ として出力する。

時点 t_{27} で制御信号 ϕ_{14} がハイレベル「H」とされると、スイッチ回路 4 2 3-4 が導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpb} は、図 7 I に示すように信号 $RIFs-b$ の信号レベルと等しくなる。また、時点 t_{27} で制御信号 ϕ_{16} がハイレベル「H」とされると、サンプルホールド回路 4 2 7 ではサンプル動作を開始してコンデンサ 4 2 4 で保持している端子間電圧 V_{cpa} に応じた信号を復調信号 PI として出力する。

時点 t_{28} で制御信号 ϕ_{14} がローレベル「L」とされると、スイッチ回路 4 2 3-4 が非導通状態となり、コンデンサ 4 2 5 の端子間電圧 V_{cpb} は、時点 t_{28} のレベル ($-k \times -L_b$) を保持する。また、時点 t_{28} で制御信号 ϕ_{16} がローレベル「L」とされると、サンプルホールド回路 4 2 6 では時点 t_{28} の信号レベルを保持して引き続き復調信号 PI として出力する。以下同様な処理を行うことで、極性の反転された中間周波信号 $RIFs$ を生成して、この中間周波信号 $RIFs$ あるいは極性の反転された中間周波信号 $RIFs$ を選択してサンプルホールドすることでも復調信号 PI , PQ を得ることができる。

ところで、集積回路では、素子特性のばらつきや温度による特性変化のばらつきの影響等を少なくするために差像増幅器を用いることが多い。このため、差動回路で構成した復調信号生成部を第 3 の構成として図 8 に示す。この第 3 の構成の復調信号生成部 4 0 c では、サンプリングブロック 4 0 c-1 によって、復調制御

部 7 0 からの制御信号 D P に基づき中間周波信号 R IFs のサンプリングあるいは極性を反転したサンプリングを行うものとし、このサンプリングされた信号を信号合成ブロック 4 0 c-2 で合成して復調信号 P I, P Q を得るものである。

中間周波信号 R IFs は、復調信号生成部 4 0 c の入力端子 4 3 1 p, 4 3 1 n 間に
5 入力する。入力端子 4 3 1 p は、サンプリングブロック 4 0 c-1 のスイッチ回路 4 3 2-1 を介して、信号合成ブロック 4 0 c-2 を構成する差動増幅器 4 3 6 の反転入力端子と接続する。また、スイッチ回路 4 3 2-4 を介して差動増幅器 4 3 6 の非反転入力端子と接続する。さらに、スイッチ回路 4 3 3-1 を介して差動増幅器 4 3 7 の反転入力端子と接続するとともに、スイッチ回路 4 3 3-4 を介して差動増
10 幅器 4 3 7 の非反転入力端子と接続する。

入力端子 4 3 1 n は、スイッチ回路 4 3 2-2 を介して差動増幅器 4 3 6 の非反転入力端子と接続するとともに、スイッチ回路 4 3 2-3 を介して差動増幅器 4 3 6 の反転入力端子と接続する。また、スイッチ回路 4 3 3-2 を介して差動増幅器 4 3 7 の非反転入力端子と接続するとともに、スイッチ回路 4 3 3-3 を介して差動
15 増幅器 4 3 7 の反転入力端子と接続する。さらに、差動増幅器 4 3 6 の入力端子間にコンデンサ 4 3 4 を設けるとともに、差動増幅器 4 3 7 の入力端子間にコンデンサ 4 3 5 を設けるものとする。

スイッチ回路 4 3 2-1, 4 3 2-2 は、上述の制御信号 $\phi 11$ で駆動する。同様に、スイッチ回路 4 3 3-1, 4 3 3-2 は、制御信号 $\phi 12$ で駆動するとともに、スイッチ
20 回路 4 3 2-3, 4 3 2-4 は、制御信号 $\phi 3$ で駆動する。さらに、スイッチ回路 4 3 3-3, 4 3 3-4 は、制御信号 $\phi 4$ によって駆動する。

ここで、制御信号 $\phi 13$ でスイッチ回路 4 3 2-3, 4 3 2-4 を導通状態とすると、差動増幅器 4 3 6 の入力端子間には、制御信号 $\phi 11$ でスイッチ回路 4 3 2-1, 4 3 2-2 を導通状態とした場合と逆極性で中間周波信号 R IFs が供給されることとなる。同様に、制御信号 $\phi 14$ でスイッチ回路 4 3 3-3, 4 3 3-4 を導通状態とすると、差動増幅器 4 3 7 の入力端子間には、制御信号 $\phi 12$ でスイッチ回路 4 3 3-1, 4 3 3-2 を導通状態とした場合と逆極性で中間周波信号 R IFs が供給されることとなる。このため、逆相増幅器を設けていなくとも、逆相増幅器を設けた場合と同様に差動増幅器 4 3 6, 4 3 7 に中間周波信号 R IFs を供給できる。

差動増幅器 4 3 6 では、入力端子間電圧すなわちコンデンサ 4 3 4 の端子間電圧 V_{cpc} に応じた差動出力信号を生成して差動出力端子からサンプルホールド回路 4 3 8 に供給する。また、差動増幅器 4 3 7 では、入力端子間電圧すなわちコンデンサ 4 3 5 の端子間電圧 V_{cpd} に応じた差動出力信号を生成して差動出力端子からサンプルホールド回路 4 3 9 に供給する。

サンプルホールド回路 4 3 8 では、制御信号 $\phi 16$ に基づき、差動増幅器 4 3 6 から出力された差動出力信号のサンプルホールドを行い、復調信号 PI を差動信号として出力する。サンプルホールド回路 4 3 9 では、制御信号 $\phi 15$ に基づき、差動増幅器 4 3 6 から出力された差動出力信号のサンプルホールドを行い、復調信号 PQ を差動信号として出力する。

図 9 A～図 9 K は、復調信号生成部 4 0 c における各部の信号を示している。図 9 A は中間周波信号 $RIFs$ 、図 9 B～図 9 G は制御信号 $\phi 11 \sim \phi 16$ を示している。この復調信号生成部 4 0 c では、制御信号 $\phi 11$ がハイレベル「H」とされてスイッチ回路 4 3 2-1, 4 3 2-2 が導通状態とされたとき、コンデンサ 4 3 4 の端子間電圧 V_{cpc} が図 9 H に示すように中間周波信号 $RIFs$ の信号レベルと等しくなるとともに、非導通状態とされたときのレベルが保持される。また、制御信号 $\phi 13$ がハイレベル「H」とされてスイッチ回路 4 3 2-3, 4 3 2-4 が導通状態とされたとき、コンデンサ 4 3 4 の端子間電圧 V_{cpc} が中間周波信号 $RIFs$ の信号レベルを逆極性としたものと等しくなるとともに、非導通状態とされたときのレベルが保持される。このコンデンサ 4 3 4 の端子間電圧 V_{cpc} が保持されているときに差動増幅器 4 3 6 から出力された信号が、制御信号 $\phi 16$ に基づきサンプルホールド回路 4 3 8 でサンプリングされて、図 9 J に示す復調信号 PI がサンプルホールド回路 4 3 8 から差動信号として出力される。

また、制御信号 $\phi 12$ がハイレベル「H」とされてスイッチ回路 4 3 3-1, 4 3 3-2 が導通状態とされたとき、コンデンサ 4 3 5 の端子間電圧 V_{cpd} が図 9 I に示すように中間周波信号 $RIFs$ の信号レベルと等しくなるとともに、非導通状態とされたときのレベルが保持される。また、制御信号 $\phi 14$ がハイレベル「H」とされてスイッチ回路 4 3 3-3, 4 3 3-4 が導通状態とされたとき、コンデンサ 4 3 5 の端子間電圧 V_{cpd} が中間周波信号 $RIFs$ の信号レベルを逆極性としたものと等し

くなるとともに、非導通状態とされたときのレベルが保持される。このコンデンサ435の端子間電圧 V_{cpd} が保持されているときに差動増幅器437から出力された信号が、制御信号 ϕ_{15} に基づきサンプルホールド回路439でサンプリングされて、図9Kに示す復調信号PQがサンプルホールド回路439から差動信号として出力される。このように、差動回路で復調信号生成部を構成しても、復調信号PI, PQを生成できる。

また、上述の復調信号生成部40a, 40b, 40cでは、中間周波信号RIFsを用いて復調信号PI, PQを生成するものとしたが、低雑音アンプ12から出力された受信信号RBをサンプリングして復調信号PI, PQを生成することもできる。

この場合、サンプリング周波数 F_s は、受信信号の周波数に対して、「 $1/(m+0.25)$ 倍」あるいは「 $1/(m+0.75)$ 倍」($m:0$ または自然数)の周波数に設定してサンプリングを行い、位相差「 π 」の信号の極性を一致させて合成する。このように受信信号RBから復調信号PI, PQを直接生成することで、周波数変換器等を用いることなく簡単に復調信号PI, PQを得ることができる。

また、「 m 」の値を大きくすることで、高い周波数での処理を行うことなく復調信号PI, PQを得ることができる。

ところで、図10に示すように、MOS型トランジスタで構成されたスイッチ回路を介してコンデンサCHの充電を行った場合、制御信号 ϕ_c によってトランジスタがオン状態からオフ状態に切り換えられたときに、反転層の電荷が破線で示すように信号源側とコンデンサ側に流れて、この電荷によってコンデンサCHが充電されてしまう所謂チャージインジェクションが生じることが知られている。ここで、反転層の電荷がコンデンサ側に流れると、コンデンサCHの容量によっては、流れ込んだ反転層の電荷によって端子間電圧が変動してしまう。このため、例えば中間周波信号RIFsの信号レベルをサンプルホールドしたときにチャージインジェクションが生じると、中間周波信号RIFsの信号レベルを保持するコンデンサの端子間電圧は、中間周波信号RIFsの信号レベルに応じた電圧レベルを示さなくなってしまう場合がある。

このため、このような影響を受けることがないように、図11に示すユニティ・ゲイン・サンプルバッファを用いて、中間周波信号RIFsのサンプリングを行う。

図11において、トランジスタ701-pのソースはコンデンサ702-pとトランジスタ703-pのドレインに接続する。コンデンサ702-pの他方の端子はトランジスタ704-pのドレインと差動増幅器705の反転入力端子に接続する。トランジスタ703-p, 704-pのソースは差動増幅器705の正極側出力端子に接続する。

トランジスタ701-nのソースはコンデンサ702-nとトランジスタ703-nのドレインに接続する。コンデンサ702-nの他方の端子はトランジスタ704-nのドレインと差動増幅器705の非反転入力端子に接続する。トランジスタ703-n, 704-nのソースは差動増幅器705の負極側出力端子に接続する。

図12A~図12Cは、ユニティ・ゲイン・サンプルバッファの駆動信号を示している。トランジスタ701-p, 701-nを駆動する図12Aに示す制御信号 $\phi c1$ よりも先に図12Bに示す制御信号 $\phi c2$ によってトランジスタ704-p, 704-nをオフ状態とすると、コンデンサ702-p, 702-nの他方の端子は仮想接地となってハイインピーダンス状態となる。このため、トランジスタ701-p, 701-nからコンデンサ702-p, 702-nに電荷が注入されなくなり、差動増幅器705から中間周波信号RIFsの信号レベルに応じた正しい出力信号を得ることができる。また、電荷が注入されても、コンデンサ702-p, 702-nの他方の端子は仮想接地となっているので、差動増幅器705の入力信号に関係しない。さらに、差動動作によって、電荷の注入による影響が相殺されるので、電荷の注入による影響が出力信号に現れることも防止できる。なお、図12Cに示す制御信号 $\phi c3$ は、制御信号 $\phi c1$ によってトランジスタ701-p, 701-nをオフ状態とした後にトランジスタ703-p, 703-nをオン状態とする信号である。

このように、ユニティ・ゲイン・サンプルバッファを用いるものとするれば、チャージインジェクションの影響のない高精度の復調信号PI, PQを得ることができる。

ところで、上述の実施の形態では、復調信号生成部40a, 40b, 40cで復調信号PI, PQを生成して、この生成した復調信号PIを低域フィルタ21に供給するとともに、復調信号PQを低域フィルタ22に供給して、低域フィルタ21, 22でフィルタ処理を行うものである。ここで、復調信号生成部40と低域フィル

タ 21, 22 を、スイッチト・キャパシタ・フィルタを用いた復調信号生成部 45 に置き換えて、この復調信号生成部 45 と復調制御部 70 で復調回路を構成すれば、受信装置の構成をさらに簡単とすることができるとともに、復調信号生成部 45 や A/D 変換器 23, 24 を容易に駆動することもできる。

- 5 図 13 は、復調信号生成部 45 を使用した受信装置の構成を示している。なお、図 13 において、図 2 と対応する部分については同一符号を付しその詳細な説明は省略する。

中間周波信号 RIF_s は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部 45 に供給する。復調信号生成部 45 では、復調制御部 70 からの制御信号
10 DP に基づき、中間周波信号 RIF_s のサンプリングやコンデンサのスイッチング等を行い、復調信号 PI_s を生成して A/D 変換器 23 に供給する。また、復調信号 PQ_s を生成して A/D 変換器 24 に供給する。A/D 変換器 23, 24 では、復調制御部 70 から供給されたクロック信号 CK_b に基づいて復調信号 PI_s , PQ_s をデジタル信号に変換して受信データ DI , DQ とする。

- 15 図 14 は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部 45 の基本原理を示している。この復調信号生成部 45 のサンプリングブロック 45-1 では、上述のサンプリングブロック 40a-1, 40b-2, 40c-1 と同様に、中間周波信号 RIF_s に対して「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」($m: 0$ または自然数) のサンプリング周波数 F_s で中間周波信号 RIF_s を
20 サンプリングして、位相差が「0」, 「 $\pi/2$ 」, 「 π 」, 「 $3\pi/2$ 」の信号を抽出する。

信号生成ブロック 45-2 では、サンプリング信号から「 π 」の位相差を有した信号に基づいてスイッチト・キャパシタ・フィルタでフィルタ処理する信号を生成する。例えば「 π 」の位相差を有した信号でコンデンサを充電して、コンデン
25 サの端子間電圧に応じた信号をバッファ 428, 429 を介してスイッチト・キャパシタ・フィルタ・ブロック 45-3 に供給する。

なお、図 14 では、復調信号生成部 40b と同様な構成を示しているが、各サンプリング信号に基づく信号の極性を一致させてフィルタ処理を行うことができれば、同相増幅器と逆相増幅器を設ける必要はない。

スイッチト・キャパシタ・フィルタ・ブロック 4 5-3は、スイッチト・キャパシタ・フィルタで構成する。スイッチト・キャパシタ・フィルタは、例えば差動増幅器 6 1 の反転入力端子に接続される抵抗 R_g を、破線で示すネガティブ・スイッチト・キャパシタ・トランスレジスタンス (Negative Switched Capacitor

5 Transresistance) 6 2 で置き換える。また、差動増幅器 6 1 の反転入力端子と出力端子間に設けられている積分コンデンサ 6 3 に並列接続された帰還用の抵抗 R_f を、破線で示すポジティブ・スイッチト・キャパシタ・トランスレジスタンス (Positive Switched Capacitor Transresistance) 6 4 で置き換えて構成する。

ネガティブ・スイッチト・キャパシタ・トランスレジスタンス 6 2 では、コン
10 デンサ 6 2 2 の一方の端子にスイッチ回路 6 2 1 を設けるとともに、他方の端子にスイッチ回路 6 2 3 を設けるものとする。ここで、スイッチ回路 6 2 1 の可動端子 c を端子 a 側としてコンデンサ 6 2 2 の一方の端子を信号生成ブロック 4 5-2 と接続するときには、スイッチ回路 6 2 3 の可動端子 c を端子 b 側とすることで他方の端子を接地して、コンデンサ 6 2 2 の充電を行う。その後、スイッチ回
15 路 6 2 1 の可動端子 c を端子 b 側としてコンデンサ 6 2 2 の一方の端子を接地するとともに、スイッチ回路 6 2 3 の可動端子 c を端子 a 側とすることで他方の端子を反転入力端子と接続して、充電された電荷を反転入力端子に供給する。このようにスイッチ回路 6 2 1, 6 2 3 を切り換えてコンデンサ 6 2 2 をスイッチング駆動する。

20 ポジティブ・スイッチト・キャパシタ・トランスレジスタンス 6 4 では、コンデンサ 6 4 2 の一方の端子にスイッチ回路 6 4 1 を設けるとともに、他方の端子にスイッチ回路 6 4 3 を設けるものとする。ここで、スイッチ回路 6 4 1 の可動端子 c を端子 a 側としてコンデンサ 6 4 2 の一方の端子を反転入力端子と接続するときには、スイッチ回路 6 4 3 の可動端子 c を端子 a 側として他方の端子を出力端子に接続してコンデンサ 6 4 2 を充電する。その後、スイッチ回路 6 4 1 の
25 可動端子 c を端子 b 側としてコンデンサ 6 4 2 の一方の端子を接地するとともに、スイッチ回路 6 4 3 の可動端子 c を端子 b 側として他方の端子を接地して、充電されたコンデンサ 6 4 2 を放電させる。このようにスイッチ回路 6 4 1, 6 4 3 を切り換えてコンデンサ 6 4 2 をスイッチング駆動する。

このスイッチト・キャパシタ・フィルタでは、スイッチ回路621, 623の可動端子cを切り換えて、信号生成ブロック45-2からの信号によってコンデンサ622を充電する。その後、スイッチ回路621, 623の可動端子を切り換えて、コンデンサ622に充電されている電荷を差動増幅器61に供給する。また、スイッチ回路621, 623の切換動作に対応させてスイッチ回路641, 643をスイッチング駆動する。さらに、ネガティブ・スイッチト・キャパシタ・トランスレジスタンス62では、「 π 」の位相差を有する位相差「0」, 「 π 」のサンプリング出力信号に基づいて電荷の転送を行うことにより、スイッチング周波数に応じた低域フィルタ特性でフィルタ処理がなされた復調信号、例えばチャンネル外の妨害信号を除去した復調信号PIsを差動増幅器61から得ることができる。

また、スイッチト・キャパシタ・フィルタ・ブロック45-4もスイッチト・キャパシタ・フィルタ・ブロック45-3と同様にスイッチト・キャパシタ・フィルタで構成するとともに、「 π 」の位相差を有する位相差「 $\pi/2$ 」, 「 $3\pi/2$ 」のサンプリング出力信号に基づいて電荷の転送を行うことにより、フィルタ処理がなされた復調信号PQsを得ることができる。

このようにスイッチト・キャパシタ・フィルタを用いることで、フィルタ機能を有する復調信号生成部を差動増幅器やコンデンサおよびスイッチ回路で構成できるので、集積回路化が容易となる。また集積回路化したときにコンデンサの容量値がばらつきを生じて、スイッチング周波数を調整することで所望のフィルタ特性を得ることが可能となり、復調信号PIs, PQsを簡単に生成できる。

図15は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の第1の構成を示している。なお、図15では復調信号PIsを生成する部分のみを示している。中間周波信号RIFsは、入力端子451-p, 451-n間に入力する。入力端子451-pは、サンプリングブロック45a-1のスイッチ回路452-pを介して信号生成ブロック45a-2を構成するコンデンサ454-pの一方の端子と接続するとともに、スイッチ回路453-pを介してコンデンサ456-pの一方の端子と接続する。また、入力端子451-nは、スイッチ回路452-nを介してコンデンサ454-nの一方の端子と接続するとともに、スイッチ回路453-nを介してコン

デンサ 4 5 6-n の一方の端子と接続する。コンデンサ 4 5 4-p, 4 5 4-n, 4 5 6-p, 4 5 6-n の他方の端子は接地する。

コンデンサ 4 5 4-p の一方の端子は、アンプ 4 5 5-p を介してスイッチ回路 4 5 8-p の一方の端子と接続するとともに、コンデンサ 4 5 4-n の一方の端子は、
5 アンプ 4 5 5-n を介してスイッチ回路 4 5 8-n の一方の端子と接続する。また、中間周波信号 R IFs の極性を反転させるため、コンデンサ 4 5 6-p の一方の端子は、アンプ 4 5 7-p を介してスイッチ回路 4 5 9-n の一方の端子と接続するとともに、コンデンサ 4 5 6-n の一方の端子は、アンプ 4 5 7-n を介してスイッチ回路 4 5 9-p の一方の端子と接続する。

10 スイッチ回路 4 5 8-p とスイッチ回路 4 5 9-p の他方の端子は、スイッチト・キャパシタ・フィルタ・ブロック 4 5 a-3 を構成するコンデンサ 6 2 2-p の一方の端子とスイッチ回路 6 2 4 の一方の端子と接続する。スイッチ回路 4 5 8-n とスイッチ回路 4 5 9-n の他方の端子は、コンデンサ 6 2 2-n の一方の端子とスイッチ回路 6 2 4 の他方の端子と接続する。

15 コンデンサ 6 2 2-p の他方の端子は、スイッチ回路 6 2 5, 6 4 4-p およびコンデンサ 6 4 2-p の一方の端子と接続する。なお、図 1 5 では、図 1 4 のスイッチ回路 6 2 3 とスイッチ回路 6 4 1 をまとめた構成として示している。

コンデンサ 6 4 2-p の他方の端子は、スイッチ回路 6 4 5-p を介して差動増幅器 6 1 の出力端子に接続するとともに、スイッチ回路 6 4 6-p を介して接地する。

20 スイッチ回路 6 4 4-p の他方の端子は反転入力端子と接続するとともに、積分コンデンサ 6 3 p を介して正極側出力端子と接続する。

コンデンサ 6 2 2-n の他方の端子は、スイッチ回路 6 2 5 の他方の端子とスイッチ回路 6 4 4-n およびコンデンサ 6 4 2-n の一方の端子と接続する。コンデンサ 6 4 2-n の他方の端子は、スイッチ回路 6 4 5-n を介して差動増幅器 6 1 の出力端子に接続するとともに、スイッチ回路 6 4 6-n を介して接地する。スイッチ
25 回路 6 4 4-n の他方の端子は非反転入力端子と接続するとともに、積分コンデンサ 6 3 n を介して負極側出力端子と接続する。

図 1 6 A ~ 図 1 6 G は、図 1 5 に示す復調信号生成部 4 5 a の動作を説明するため、復調信号生成部 4 5 a に供給される信号を示している。図 1 6 A は中間周波信

号RIFs、図16B～図16Gは制御信号 $\phi 21 \sim \phi 26$ を示している。この制御信号 $\phi 21 \sim \phi 26$ がハイレベル「H」である期間中はスイッチ回路を導通状態とするとともに、ローレベル「L」である期間中はスイッチ回路を非導通状態とする。

制御信号 $\phi 21$ は、スイッチ回路452-p, 452-nを動作させるための信号である。制御信号 $\phi 23$ は、スイッチ回路453-p, 453-nを動作させるための信号である。また、制御信号 $\phi 22$, $\phi 24$ は、復調信号PQsを生成するためのスイッチ回路を動作させるものである。この制御信号 $\phi 21 \sim \phi 24$ では、スイッチ回路を非導通状態に切り換えるタイミングの周波数を、中間周波信号RIFsの周波数に対して「 $1 / (m + 0.25)$ 倍」の周波数、あるいは「 $1 / (m + 0.75)$ 倍」($m: 0$ または自然数)の周波数とする。ここで、例えば「 $1 / (m + 0.25)$ 倍」の周波数としたときには、スイッチ回路452-p, 452-nを非導通状態としたタイミングを基準としたとき、位相差「 π 」でスイッチ回路453-p, 453-nを非導通状態に切り換える。また、位相差「 $\pi / 2$ 」および位相差「 $3\pi / 2$ 」で復調信号PQsを生成するためのスイッチ回路を非導通状態に切り換える。また、制御信号 $\phi 25$ は制御信号 $\phi 21$ と制御信号 $\phi 23$ のハイレベル「H」の期間を示す信号であり、制御信号 $\phi 26$ は制御信号 $\phi 22$ と制御信号 $\phi 24$ のハイレベル「H」の期間を示す信号である。

制御信号 $\phi 21$ がハイレベル「H」とされてスイッチ回路452-p, 452-nが導通状態とされると、中間周波信号RIFsの信号レベルに応じてコンデンサ454-p, 454-nが充電される。また、制御信号 $\phi 21$ がローレベル「L」とされてスイッチ回路452-p, 452-nが非導通状態とされると、非導通状態に切り換えられたタイミングの信号レベルを保持する。

次に、制御信号 $\phi 22$ がハイレベル「H」とされると、スイッチ回路458-p, 458-nが導通状態とされる。このとき、制御信号 $\phi 25$ によってスイッチ回路624は非導通状態とされるとともに、制御信号 $\phi 26$ によってスイッチ回路625が導通状態とされる。このため、コンデンサ454-p, 454-nに保持された信号レベルに応じてコンデンサ622-p, 622-nが充電される。

制御信号 $\phi 23$ がハイレベル「H」とされてスイッチ回路453-p, 453-nが導通状態とされると、中間周波信号RIFsの信号レベルに応じてコンデンサ456

-p, 4 5 6-nが充電される。また、制御信号 ϕ 23がローレベル「L」とされてスイッチ回路4 5 3-p, 4 5 3-nが非導通状態とされると、非導通状態に切り換えられたタイミングの信号レベルが保持される。さらに、制御信号 ϕ 23がハイレベル「H」とされている期間中は、制御信号 ϕ 26によってスイッチ回路6 2 5が非導通状態とされるとともに制御信号 ϕ 25によってスイッチ回路6 2 4, 6 4 4-p, 6 4 4-n, 6 4 5-p, 6 4 5-nが導通状態とされて、コンデンサ6 2 2-p, 6 2 2-nに充電されている電荷が差動増幅器6 1に供給される。

制御信号 ϕ 24がハイレベル「H」とされると、スイッチ回路4 5 9-p, 4 5 9-nが導通状態とされる。このとき、制御信号 ϕ 25によってスイッチ回路6 2 4は非導通状態とされるとともに、制御信号 ϕ 26によってスイッチ回路6 2 5が導通状態とされる。このため、コンデンサ4 5 4-p, 4 5 4-nに保持された信号レベルに応じてコンデンサ6 2 2-p, 6 2 2-nが充電される。なお、スイッチ回路4 5 8とスイッチ回路4 5 9には逆極性の信号が供給されるように構成されていることから、制御信号 ϕ 21でサンプリングしたときの中間周波信号R IFsの信号レベルと、制御信号 ϕ 23でサンプリングしたときの中間周波信号R IFsの信号レベルが逆極性とされていても、コンデンサ6 2 2-p, 6 2 2-nを同じように充電できる。さらに、制御信号 ϕ 26によってスイッチ回路6 4 6-p, 6 4 6-nが導通状態とされて、コンデンサ6 4 2-p, 6 4 2-nの電荷が放電される。

再度制御信号 ϕ 21がハイレベル「H」とされてスイッチ回路4 5 2-p, 4 5 2-nが導通状態とされると、中間周波信号R IFsの信号レベルに応じてコンデンサ4 5 4-p, 4 5 4-nが充電される。また、制御信号 ϕ 21がローレベル「L」とされてスイッチ回路4 5 2-p, 4 5 2-nが非導通状態とされると、非導通状態に切り換えられたタイミングの信号レベルを保持する。さらに、制御信号 ϕ 21がハイレベル「H」とされている期間中は、制御信号 ϕ 26によってスイッチ回路6 2 5が非導通状態とされるとともに制御信号 ϕ 25によってスイッチ回路6 2 4, 6 4 4-p, 6 4 4-n, 6 4 5-p, 6 4 5-nが導通状態とされて、コンデンサ6 2 2-p, 6 2 2-nに充電されている電荷が差動増幅器6 1に供給される。

以下同様に処理を繰り返すことで、差動増幅器6 1からフィルタ処理がなされた復調信号P Isを差動信号で出力することができる。

また、図 1 5 において、制御信号 $\phi 21$ と制御信号 $\phi 22$ 、制御信号 $\phi 23$ と制御信号 $\phi 24$ 、制御信号 $\phi 25$ と制御信号 $\phi 26$ を入れ替えるものとするれば、差動増幅器 6 1 からフィルタ処理がなされた復調信号 PQs を差動信号として出力することができる。

5 ところで、図 1 5 に示す復調信号生成部 4 5 a では、信号の極性を揃えてからスイッチト・キャパシタ・フィルタ・ブロック 4 5-3 に信号を供給する構成を示したが、信号の極性の反転はスイッチト・キャパシタ・フィルタ・ブロック側で行うものとしても良い。図 1 7 に示すスイッチト・キャパシタ・フィルタを用いた復調信号生成部の第 2 の構成は、供給された信号をスイッチト・キャパシタ・フ
10 ィルタ・ブロック側によって逆極性で用いてフィルタ処理を行う場合を示している。

中間周波信号 R IFs は、復調信号生成部 4 5 b の入力端子 4 6 1-p, 4 6 1-n 間に入力する。入力端子 4 6 1-p は、サンプリングブロック 4 5 b-1 を構成するスイッチ回路 4 6 2-p を介して信号生成ブロック 4 5 b-2 を構成するコンデンサ 4 6 3
15 -p の一方の端子と接続する。また、入力端子 4 6 1-n は、スイッチ回路 4 6 2-n を介してコンデンサ 4 6 3-n の一方の端子と接続する。コンデンサ 4 6 3-p, 4 6 3-n の他方の端子は接地する。

コンデンサ 4 6 3-p の一方の端子は、アンプ 4 6 4-p を介してスイッチ回路 4 6 5-p, 4 6 6-p の一方の端子と接続するとともに、コンデンサ 4 6 3-n の一方
20 の端子は、アンプ 4 6 4-n を介してスイッチ回路 4 6 5-n, 4 6 6-n の一方の端子と接続する。

スイッチ回路 4 6 5-p とスイッチ回路 4 6 6-p の他方の端子は、スイッチト・キャパシタ・フィルタ・ブロック 4 5 b-3 を構成するコンデンサ 6 2 2-p の一方の
25 端子とスイッチ回路 6 2 6, 6 2 7 の一方の端子と接続する。スイッチ回路 4 6 5-n とスイッチ回路 4 6 6-n の他方の端子は、コンデンサ 6 2 2-n の一方の端子とスイッチ回路 6 2 6, 6 2 7 の他方の端子と接続する。

コンデンサ 6 2 2-p の他方の端子は、スイッチ回路 6 2 8, 6 2 9, 6 4 7-p, 6 4 8-p およびコンデンサ 6 4 2-p の一方の端子と接続する。コンデンサ 6 4 2-p の他方の端子は、スイッチ回路 6 4 9-p, 6 5 0-p を介して接地する。さらに、

コンデンサ 6 4 2-p の他方の端子は、スイッチ回路 6 5 1-p を介して差動増幅器 6 1 の正極側出力端子に接続するとともに、スイッチ回路 6 5 2-p を介して差動増幅器 6 1 の負極側出力端子に接続する。

5 スイッチ回路 6 4 7-p の他方の端子は反転入力端子と接続するとともに、積分コンデンサ 6 3 p を介して出力端子と接続する。また、スイッチ回路 6 4 8-p の他方の端子は非反転入力端子と接続するとともに、積分コンデンサ 6 3 n を介して出力端子と接続する。

10 コンデンサ 6 2 2-n の他方の端子は、スイッチ回路 6 2 8, 6 2 9 の他方の端子とスイッチ回路 6 4 7-n, 6 4 8-n およびコンデンサ 6 4 2-n の一方の端子と接続する。コンデンサ 6 4 2-n の他方の端子は、スイッチ回路 6 4 9-n, 6 5 0-n を介して接地する。さらに、コンデンサ 6 4 2-n の他方の端子は、スイッチ回路 6 5 1-n を介して差動増幅器 6 1 の負極側出力端子に接続するとともに、スイッチ回路 6 5 2-n を介して差動増幅器 6 1 の正極側出力端子に接続する。

15 スイッチ回路 6 4 7-n の他方の端子は非反転入力端子と接続する。また、スイッチ回路 6 4 8-n の他方の端子は反転入力端子と接続する。

このように構成された復調信号生成部 4 5 b では、制御信号 $\phi 21$ によってスイッチ回路を導通状態とした場合と、制御信号 $\phi 23$ によってスイッチ回路を導通状態とした場合では、供給された信号が逆極性で用いられる。このため、極性の反転してスイッチト・キャパシタ・フィルタのコンデンサを充電しなくとも、差動増幅器 6 1 から復調信号 P Is や復調信号 P Qs を得ることができる。

20 なお、復調信号 P Qs を得る場合には、図 1 7 において、制御信号 $\phi 21$ と制御信号 $\phi 22$ 、制御信号 $\phi 23$ と制御信号 $\phi 24$ をそれぞれ入れ替えることにより、復調信号 P Is に替えて復調信号 P Qs を得ることができる。

25 また、スイッチト・キャパシタ・フィルタを用いる場合にもスイッチ回路を介してコンデンサを充電することからチャージインジェクションが生じると、スイッチト・キャパシタ・フィルタで転送される電荷は中間周波信号 R IFs の信号レベルを示すものではなく正しく復調信号を得ることができない場合が生じる。このため、上述のユニティ・ゲイン・サンプルバッファを入力段に用いることで、構成が簡単で精度の高い復調処理を行うことができる。

図18は、スイッチト・キャパシタ・フィルタを用いた復調信号生成部の第3の構成を示しており、入力段にユニティ・ゲイン・サンプルバッファを用いたものである。なお、図18では、サンプリングブロック45c-1とスイッチト・キャパシタ・フィルタ・ブロック45c-3を、サンプリングブロック45b-1とスイッチト・キャパシタ・フィルタ・ブロック45b-3と同一に構成した場合を示している。

信号生成ブロック45c-2では、ユニティ・ゲイン・サンプルバッファを用いてスイッチト・キャパシタ・フィルタ・ブロック45c-3に供給する信号を生成する。ここで、図12A～図12Cに示す制御信号 $\phi c1$ として制御信号 $\phi 25$ を用いるとともに、制御信号 $\phi c3$ として制御信号 $\phi 26$ を用いる。また、制御信号 $\phi c2$ として制御信号 $\phi 25$ よりも立ち下がりのタイミングを早めた制御信号 $\phi 25'$ を用いるものとする。

このように復調信号生成部45cを構成することにより、構成が簡単で精度の高い復調信号PIsを差動信号として得ることができる。また、制御信号 $\phi 21$ と制御信号 $\phi 22$ 、制御信号 $\phi 23$ と制御信号 $\phi 24$ 、制御信号 $\phi 25$ と制御信号 $\phi 26$ を入れ替えるものとするとともに、制御信号 $\phi 26$ よりも立ち下がりのタイミングを早めた制御信号 $\phi 26'$ を生成して制御信号 $\phi c2$ として用いれば精度の高い復調信号PQsを差動信号として得ることができる。

また、復調信号生成部45a, 45b, 45cでは、中間周波信号RIFsを用いて復調信号PI, PQを生成するものとしたが、上述の復調信号生成部45a, 45b, 45cと同様に、低雑音アンプ12から出力された受信信号RBをサンプリングして復調信号PIs, PQsを生成することもできる。この場合、サンプリング周波数Fsは、受信信号の周波数に対して「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」($m: 0$ または自然数)の周波数に設定してサンプリングを行い、位相差「 π 」の信号の極性を一致させて合成する。このように受信信号RBから復調信号PIs, PQsを直接生成することで、周波数変換器等を用いることなく簡単に精度の良い復調信号PIs, PQsを得ることができる。また、「 m 」の値を大きくすることで、高い周波数での処理を行うことなく復調信号PIs, PQsを得ることもできる。

さらに、スイッチト・キャパシタ・フィルタを用いることで、受信装置で用いる制御信号DPやクロック信号CKbの生成を容易に行うことができる。ここで、サンプリングの周波数をスイッチト・キャパシタ・フィルタのスイッチング周波数に対して「p倍」あるいは「 $1/p$ 倍」（p：自然数）とし、スイッチト・キャパシタ・フィルタのスイッチング周波数をA/D変換器のクロック周波数に対して「q倍」あるいは「 $1/q$ 倍」（q：自然数）とし、A/D変換器のクロック周波数は、受信信号あるいは中間周波信号で用いられた変調方式で決定されるシンボルレートの「r倍」（r：自然数）とする。例えば移動体通信システムのW-CDMA方式ではシンボルレートが3.84MHzとされている。このためA/D変換器23, 24では、シンボルレートの4倍（ $r=4$ ）の周波数である15.36MHzが一般的に用いられている。このような場合、スイッチト・キャパシタ・フィルタのクロック周波数をA/D変換器23, 24のクロック周波数の4倍（ $q=4$ ）の周波数に設定すると、61.44MHzとなる。

ここで、サンプリング周波数をスイッチト・キャパシタ・フィルタのクロック周波数の2倍（ $p=2$ ）とすると、122.88MHzとなり、サンプリング周期が $(1+0.25)T_{cs}$ であるときには、中間周波信号RIFsの周波数は153.6MHzとなる。また、サンプリング周期が $(2+0.25)T_{cs}$ であるときには、中間周波信号RIFsの周波数は276.48MHzとなる。

このように、中間周波信号RIFsの周波数は、サンプリング周波数やクロック周波数の整数倍でないことから、これらの周波数の信号が中間周波信号RIFsに影響を与えることがない。

また、サンプリングやコンデンサのスイッチング動作およびA/D変換器の変換動作が同期して行われることから、アナログ回路への影響を回避できる。また、各倍率が自然数倍あるいは自然数分の1とされているので、例えば基準周波数の信号を分周あるいは逡倍して各周波数の信号を容易に生成できる。

産業上の利用可能性

この発明は、簡単な構成で容易に復調信号を得ることができるので、無線LAN (Local Area Network) や携帯電話, GPS (Global Positioning System) な

ど受信機能を有する種々の機器に有用である。

請 求 の 範 囲

1. 変調信号をサンプリングするサンプリング手段と、

前記サンプリング手段でサンプリングした信号を合成して保持する信号合成手段と、

前記信号合成手段で合成する信号の極性を一致させる極性調整手段と、

前記変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数で前記変調信号をサンプリングするように前記サンプリング手段を駆動するとともに、「 π 」の位相差を有した信号を合成して保持するように前記信号合成手段を駆動して、前記信号合成手段で復調信号を生成させる復調制御手段とを有することを特徴とする復調回路。

2. 前記極性調整手段では、極性の反転された前記変調信号を前記サンプリング手段に供給することで、前記信号合成手段で合成する信号の極性を一致させることを特徴とする請求の範囲第 1 項記載の復調回路。

3. 前記極性調整手段では、前記サンプリング手段でサンプリングした信号の極性を反転させることで、前記信号合成手段で合成する信号の極性を一致させることを特徴とする請求の範囲第 1 項記載の復調回路。

4. 前記復調制御手段では、前記変調信号の極性を反転してサンプリングするように前記サンプリング手段を駆動することで、前記極性調整手段を前記復調制御手段に一体化した

ことを特徴とする請求の範囲第 1 項記載の復調回路。

5. 前記サンプリング手段は、ユニティゲインサンプルバッファを用いて構成した

ことを特徴とする請求の範囲第 1 項記載の復調回路。

6. 変調信号をサンプリングするサンプリング手段と、

スイッチト・キャパシタ・フィルタ手段と、

前記サンプリング手段でサンプリングした信号に基づき、前記スイッチト・キ

5 ヤパシタ・フィルタ手段でフィルタ処理する信号を生成する信号生成手段と、

前記変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 /$
($m + 0.75$) 倍」 ($m: 0$ または自然数) の周波数で前記変調信号をサンプリ

10 ングするように前記サンプリング手段を駆動して、前記サンプリングした信号か
ら「 π 」の位相差を有した信号に基づくフィルタ処理する信号を前記信号生成手
段から前記スイッチト・キャパシタ・フィルタ手段に供給させて、前記スイッ
ト・キャパシタ・フィルタ手段から復調信号を出力させる復調制御手段とを有す
る

ことを特徴とする復調回路。

15 7. 前記復調制御手段では、前記変調信号の極性を反転してサンプリングするよ
うに前記サンプリング手段を駆動し、あるいは極性を反転して前記フィルタ処理
する信号を生成するように前記信号生成手段を駆動して、前記スイッチト・キャ
パシタ・フィルタ手段に供給する信号の極性を一致させる
ことを特徴とする請求の範囲第 6 項記載の復調回路。

20

8. 前記復調制御手段では、前記スイッチト・キャパシタ・フィルタ手段に供給
するフィルタ処理する信号の極性が反転しているとき、供給された信号を逆極性
で用いてフィルタ処理を行うように前記スイッチト・キャパシタ・フィルタ手段
を駆動する

25 ことを特徴とする請求の範囲第 6 項記載の復調回路。

9. 前記信号生成手段は、ユニティゲインサンプルバッファを用いて構成した
ことを特徴とする請求の範囲第 6 項記載の復調回路。

10. 受信信号あるいは前記受信信号に基づいて生成した中間周波信号をサンプリングするサンプリング手段と、

前記サンプリング手段でサンプリングした信号を合成して保持する信号合成手段と、

5 前記信号合成手段で合成する信号の極性を一致させる極性調整手段と、

前記受信信号あるいは中間周波信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数で前記受信信号あるいは中間周波信号をサンプリングするように前記サンプリング手段を駆動するとともに、「 π 」の位相差を有した信号を合成して保持するように前記信号合成手段を駆動して、前記信号合成手段で前記受信信号あるいは中間周波信号の復調信号を生成させる復調制御手段とを有することを特徴とする受信装置。

11. 受信信号あるいは中間周波信号をサンプリングするサンプリング手段と、
15 スイッチト・キャパシタ・フィルタ手段と、

前記サンプリング手段でサンプリングした信号に基づき、前記スイッチト・キャパシタ・フィルタ手段でフィルタ処理する信号を生成する信号生成手段と、

前記変調信号の周波数に対して、「 $1 / (m + 0.25)$ 倍」あるいは「 $1 / (m + 0.75)$ 倍」 ($m: 0$ または自然数) の周波数で前記変調信号をサンプリングするように前記サンプリング手段を駆動して、前記サンプリングした信号から「 π 」の位相差を有した信号に基づくフィルタ処理する信号を前記信号生成手段から前記スイッチト・キャパシタ・フィルタ手段に供給させて、前記スイッチト・キャパシタ・フィルタ手段から復調信号を出力させる復調制御手段とを有する
20

25 ことを特徴とする受信装置。

12. 前記スイッチト・キャパシタ・フィルタ手段から出力された前記復調信号をデジタル信号に変換する信号変換手段を設け、

前記復調制御手段では、前記サンプリング手段でのサンプリングの周波数を前

- 記スイッチト・キャパシタ・フィルタ手段のスイッチング周波数に対して「 p 倍」あるいは「 $1/p$ 倍」（ p ：自然数）とし、前記スイッチト・キャパシタ・フィルタ手段のスイッチング周波数を前記信号変換手段のクロック周波数に対して「 q 倍」あるいは「 $1/q$ 倍」（ q ：自然数）とし、前記信号変換手段のクロック周波数は、前記受信信号あるいは中間周波信号で用いられた変調方式で決定されるシンボルレートの「 r 倍」（ r ：自然数）とすることを特徴とする請求の範囲第11項記載の受信装置。
- 5

1 / 17

FIG. 1

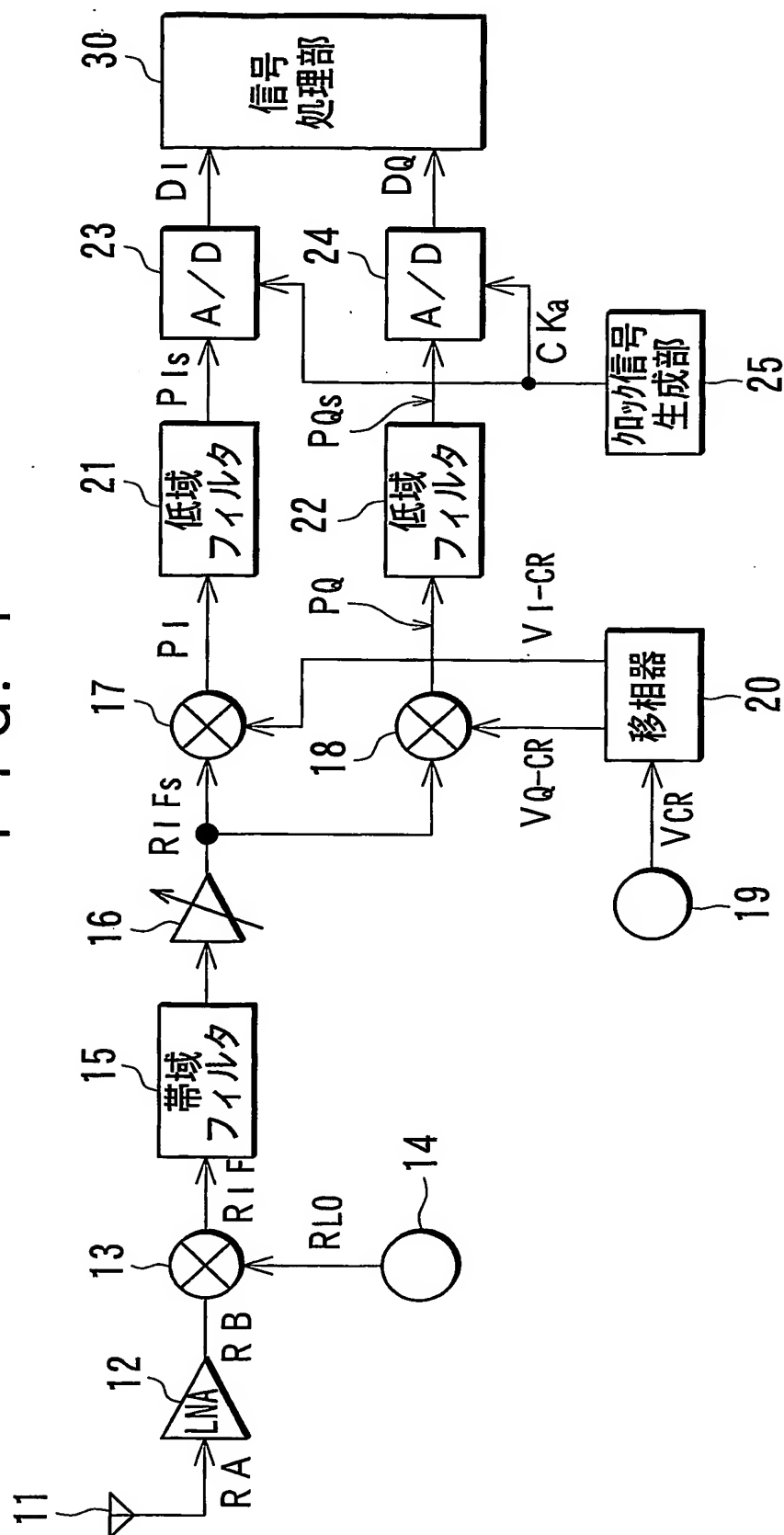


FIG. 2

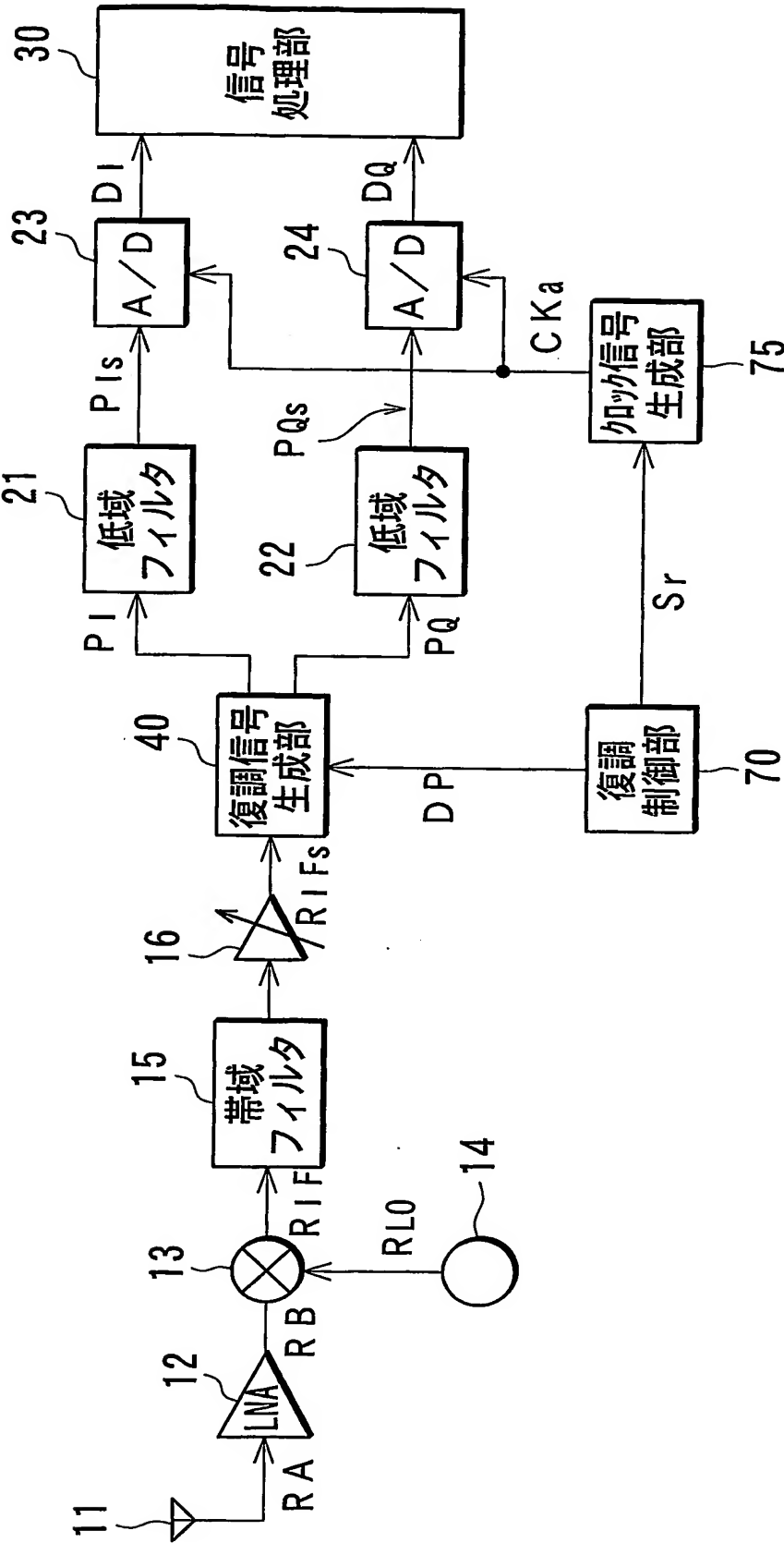
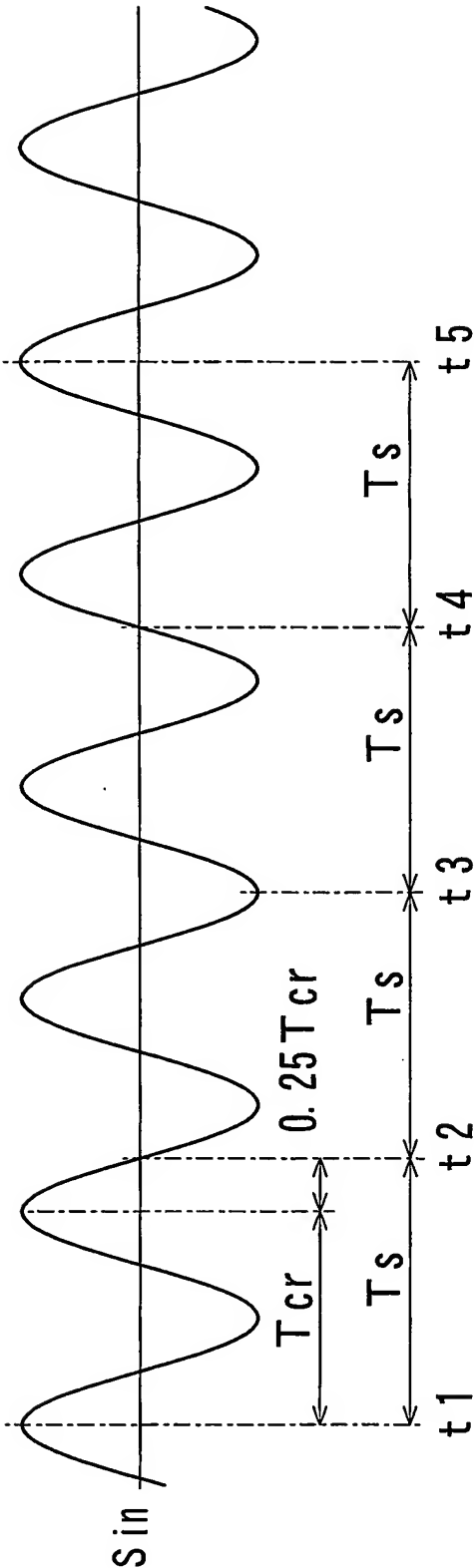
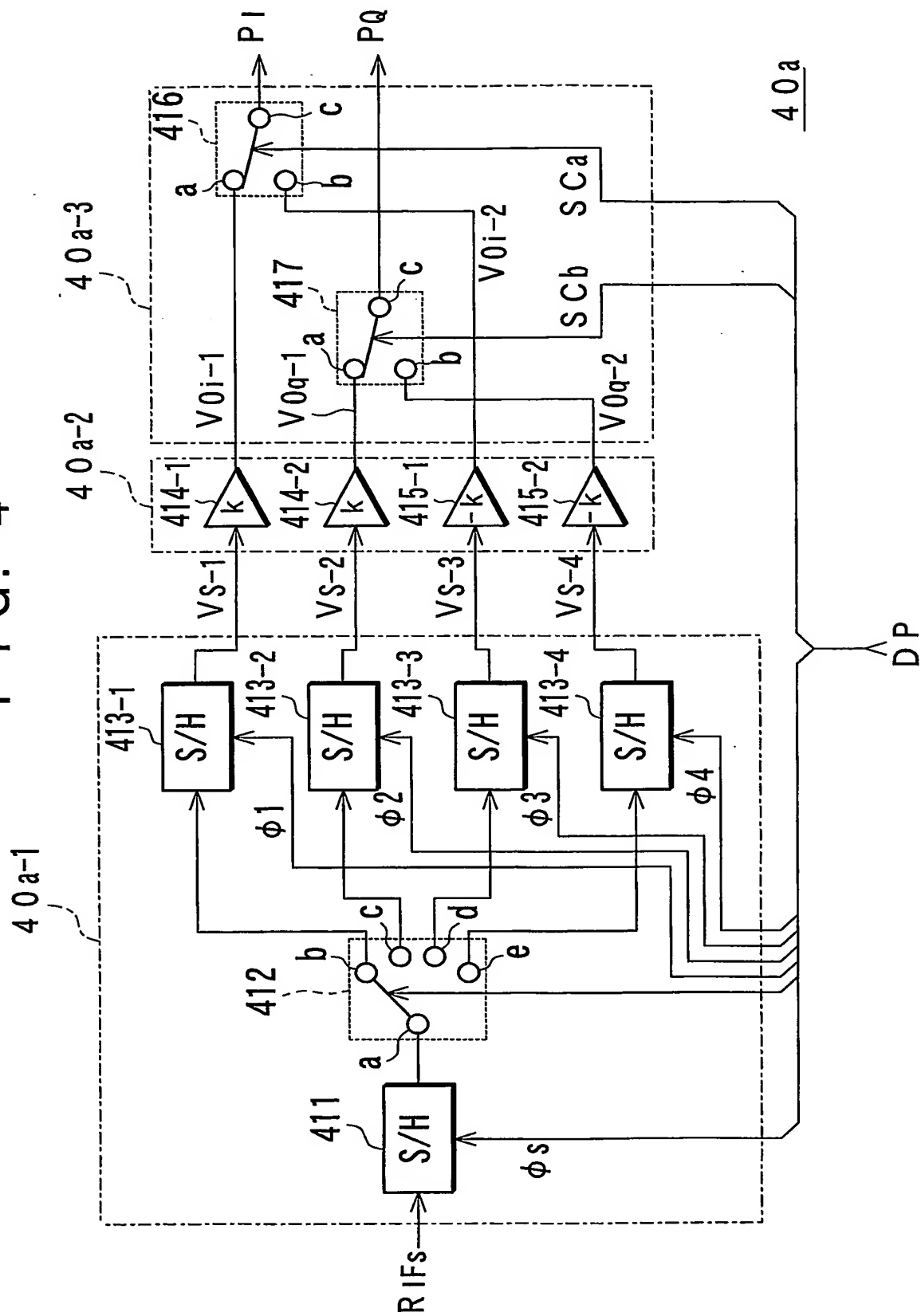


FIG. 3

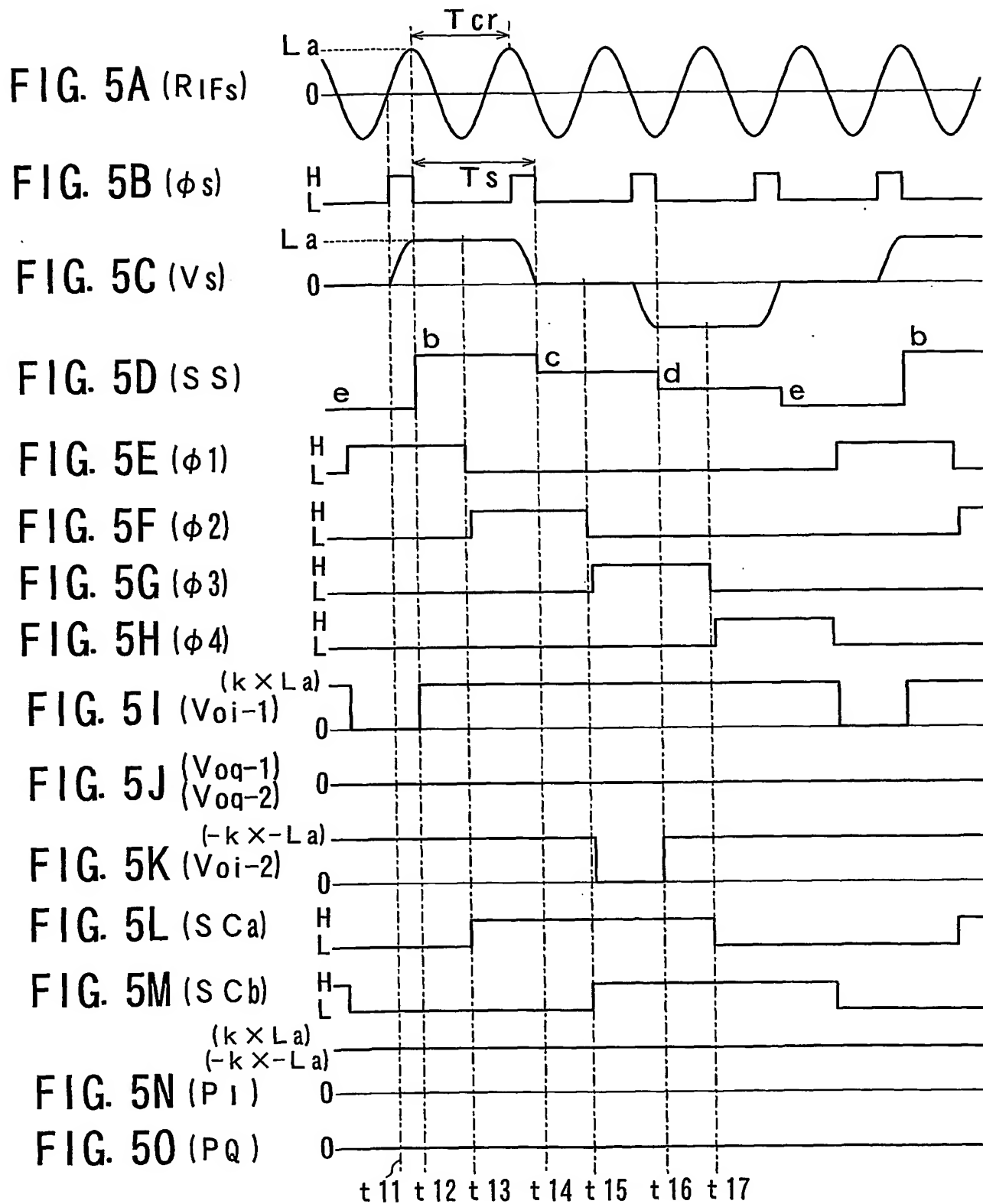


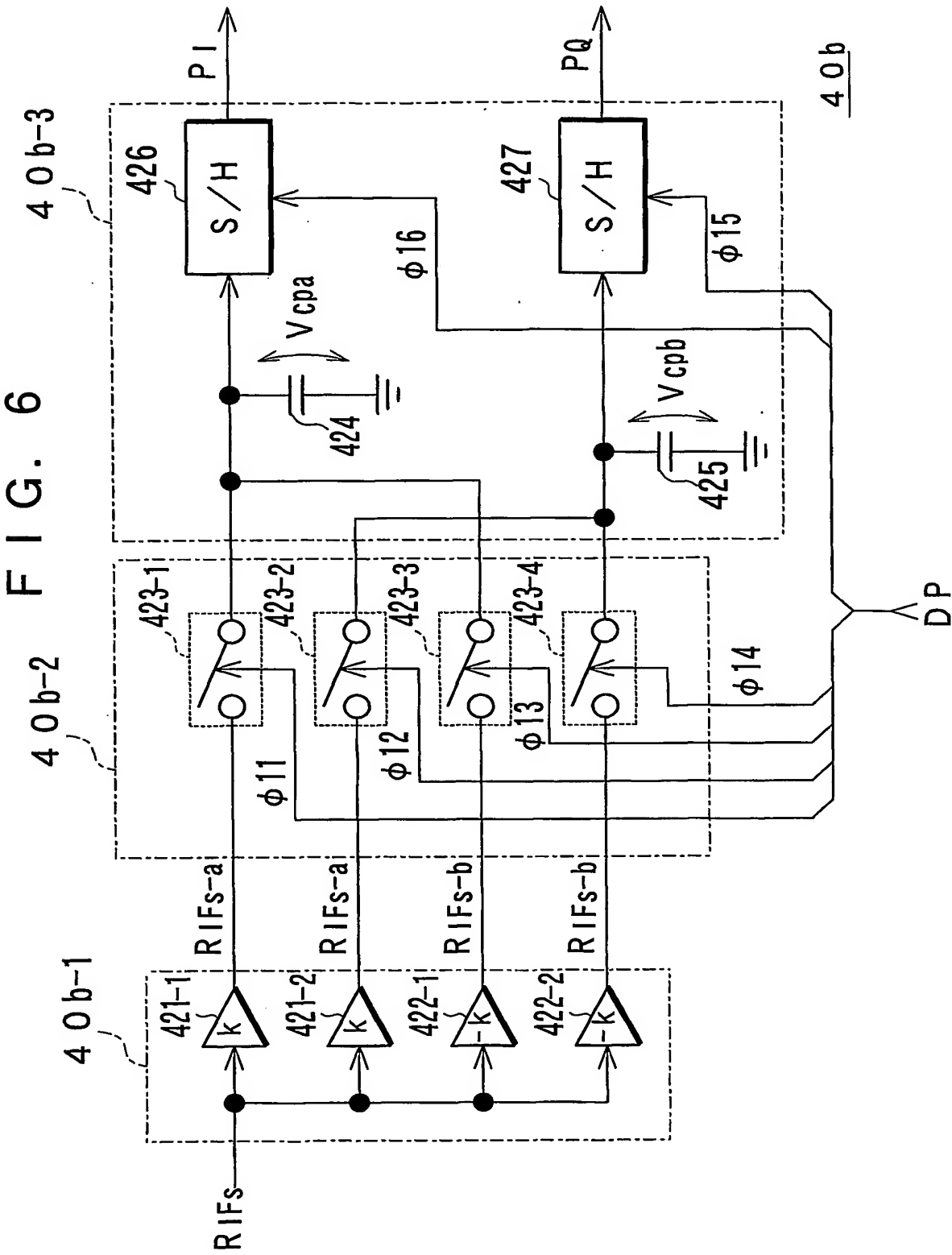
4 / 1 7

FIG. 4



5 / 17





7 / 17

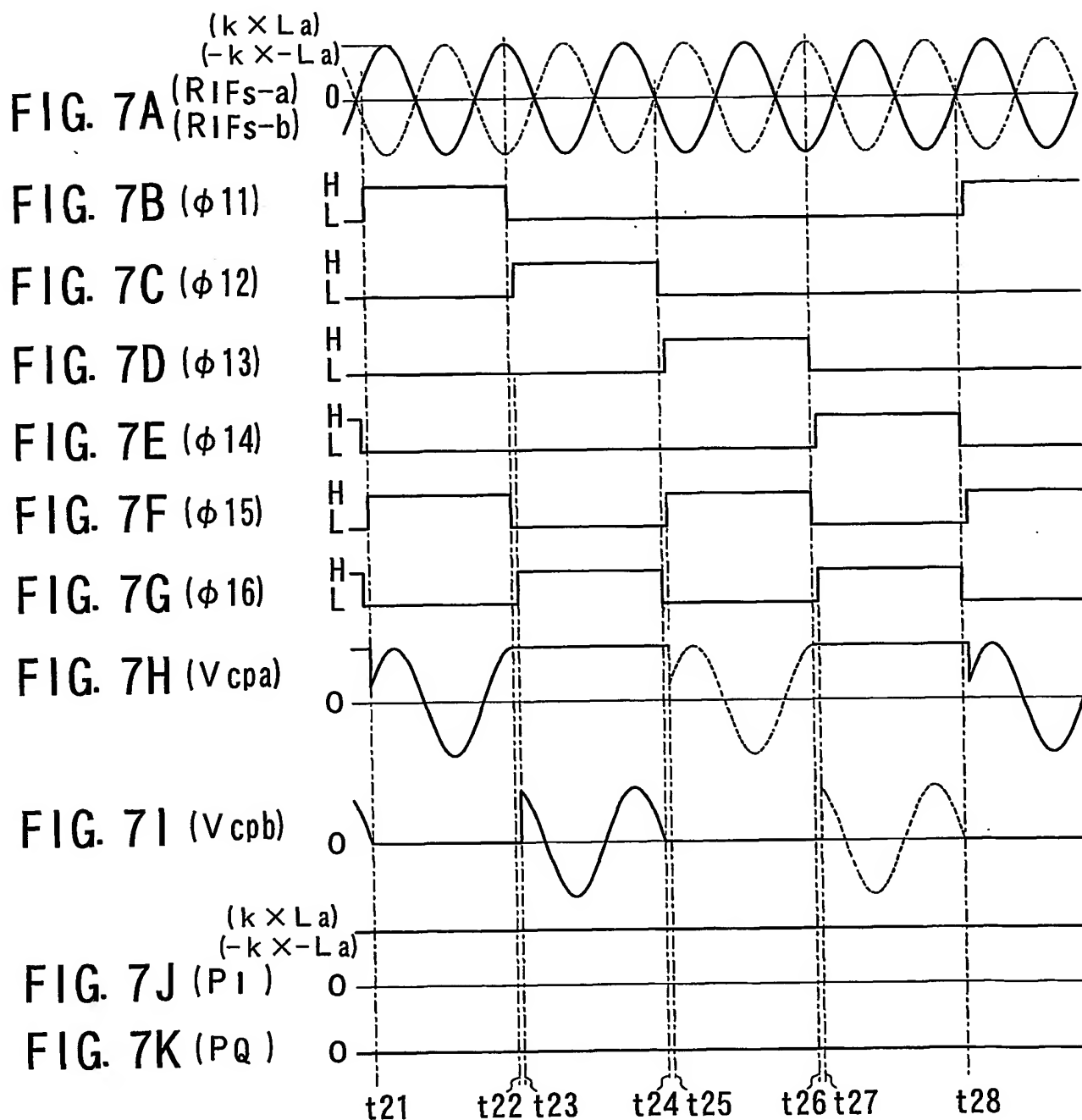
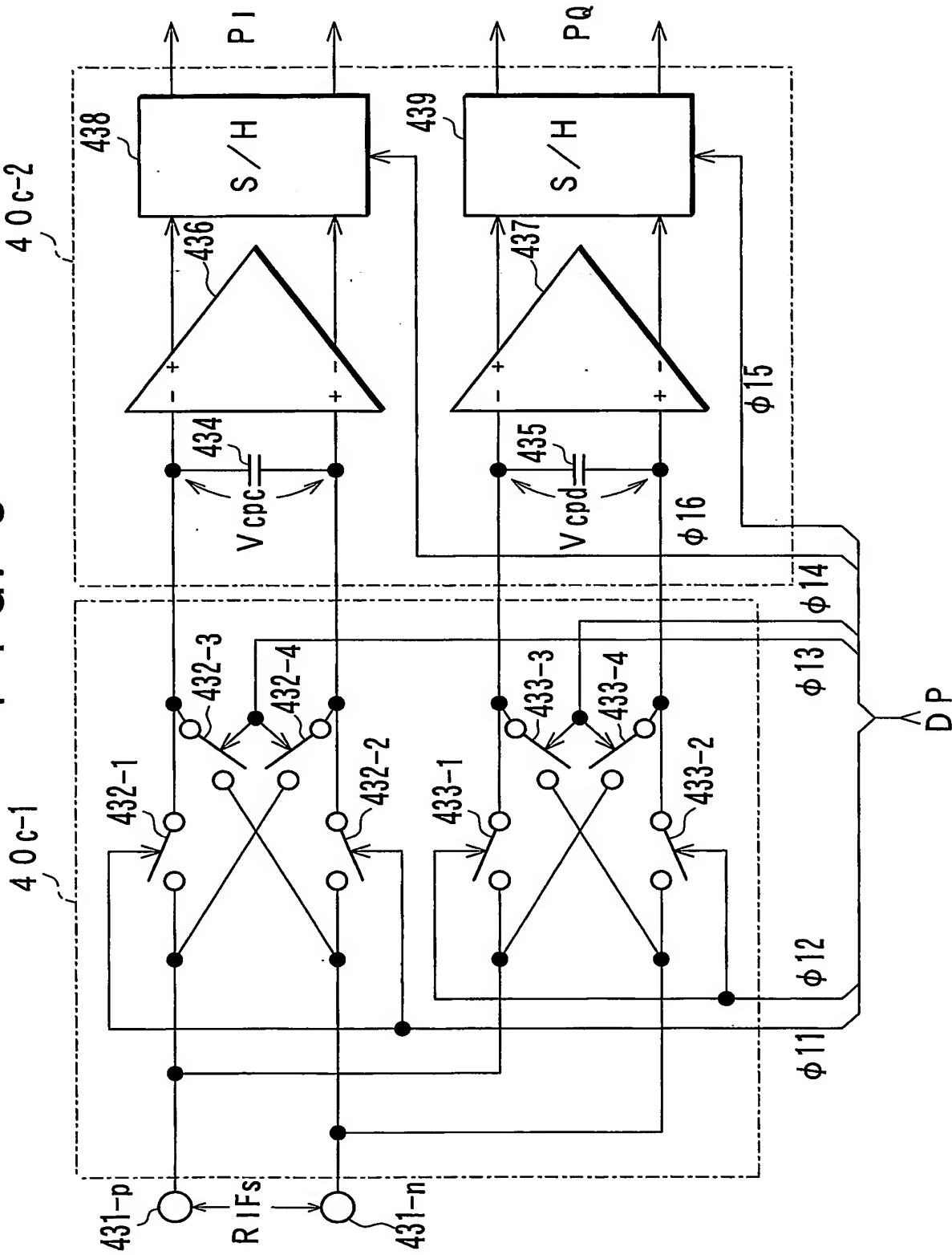
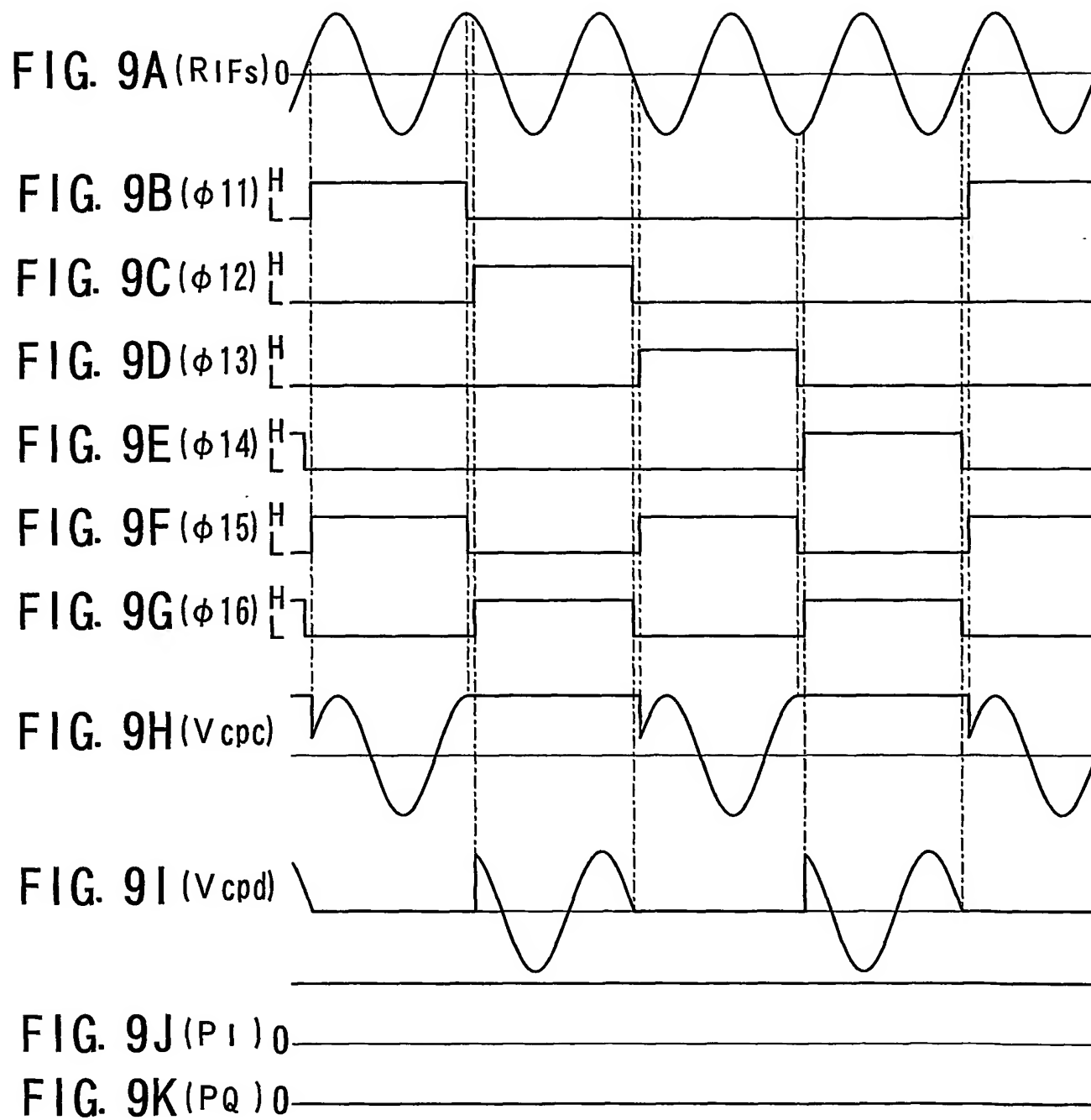


FIG. 8



9 / 17



10/17

FIG. 10

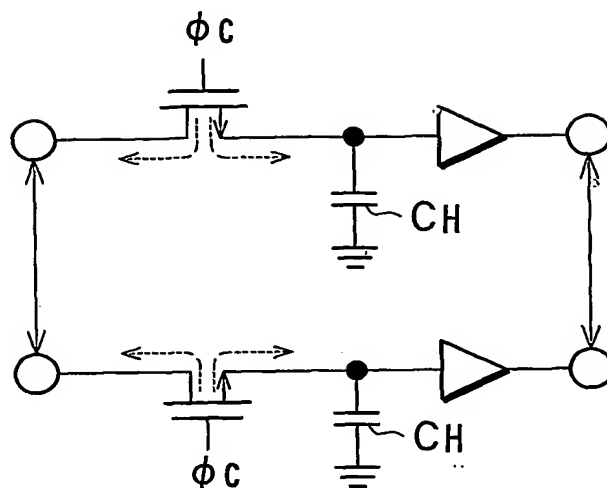
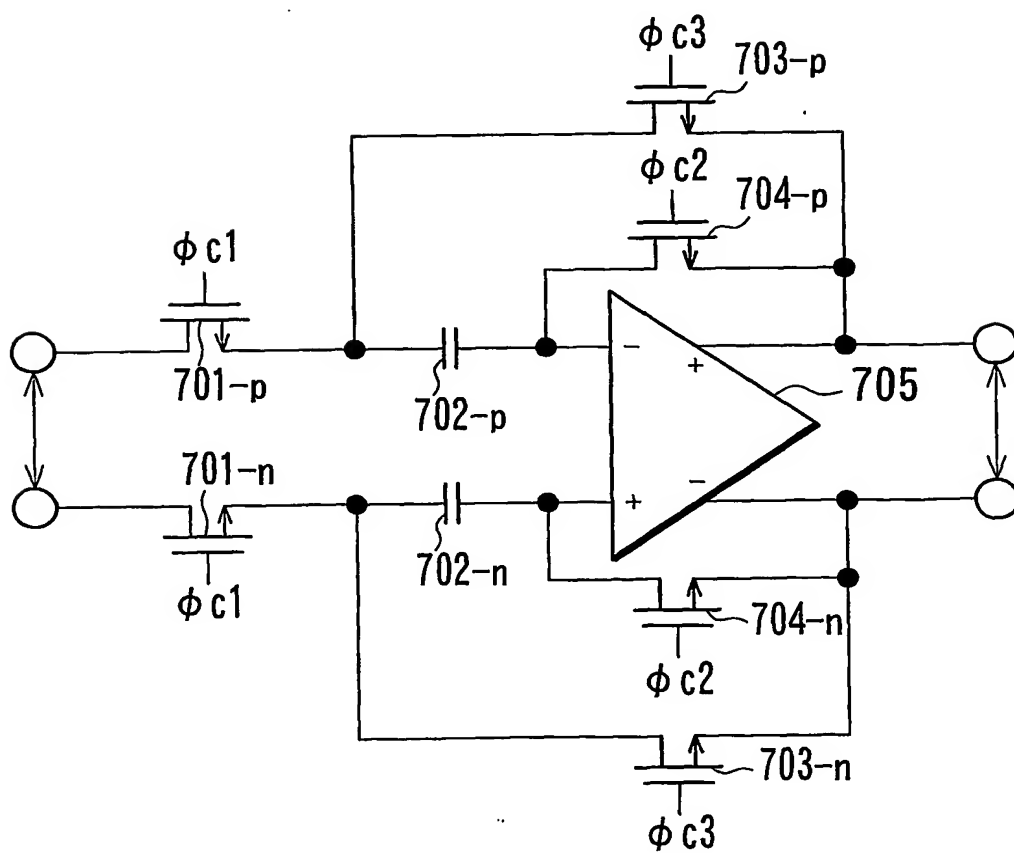
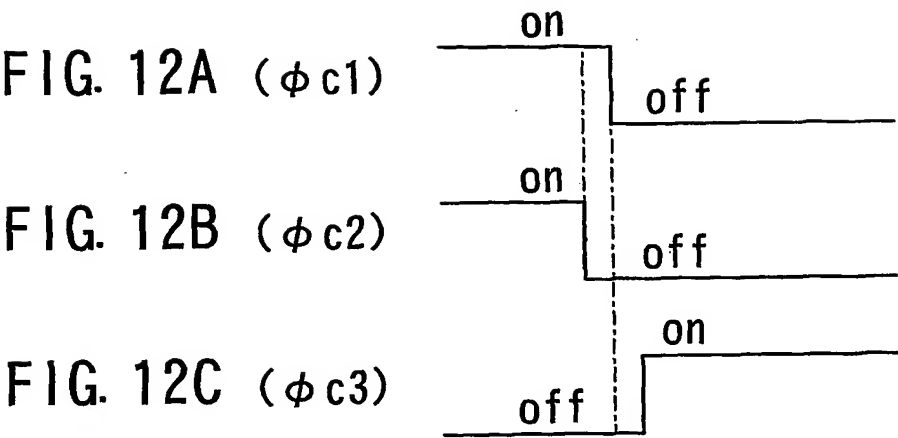


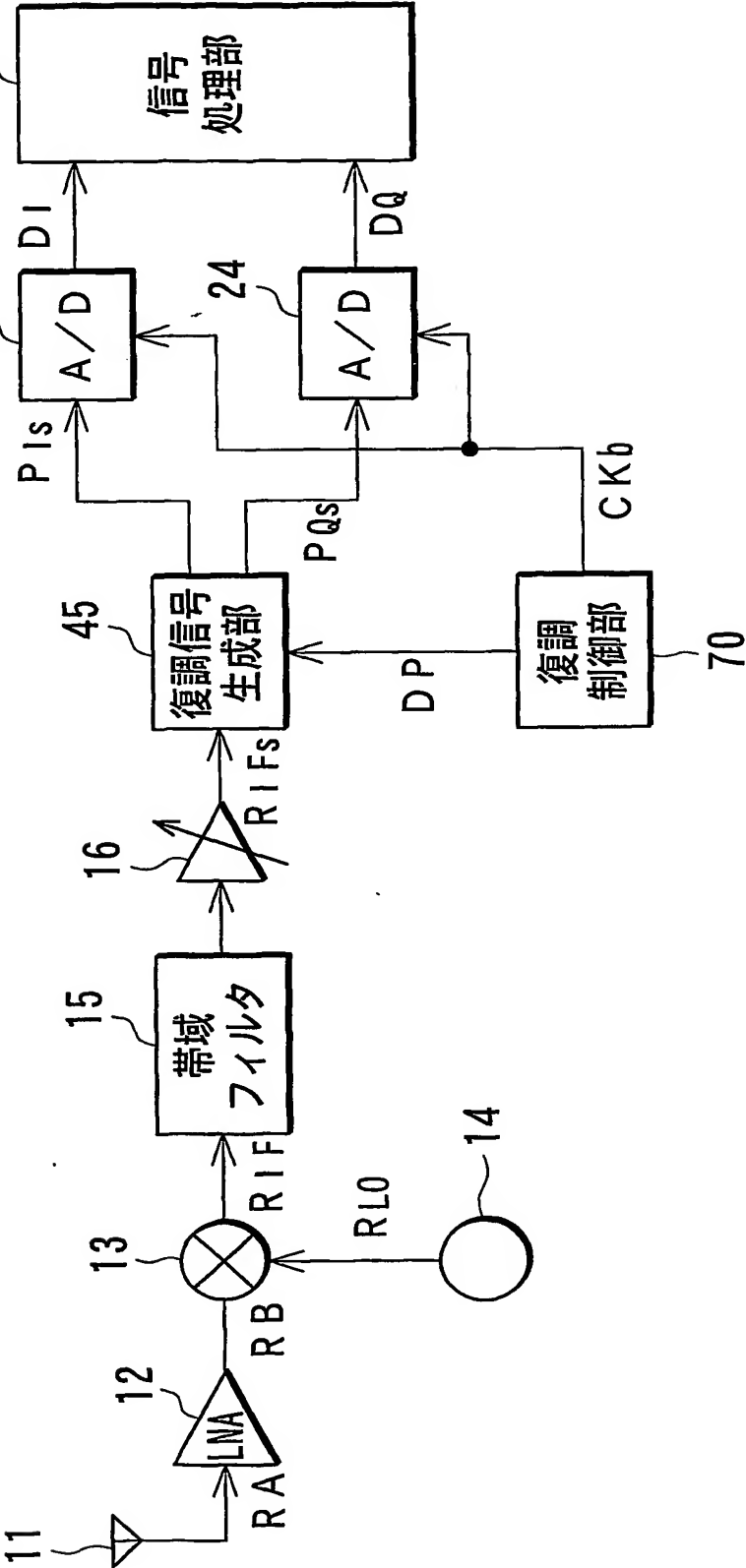
FIG. 11

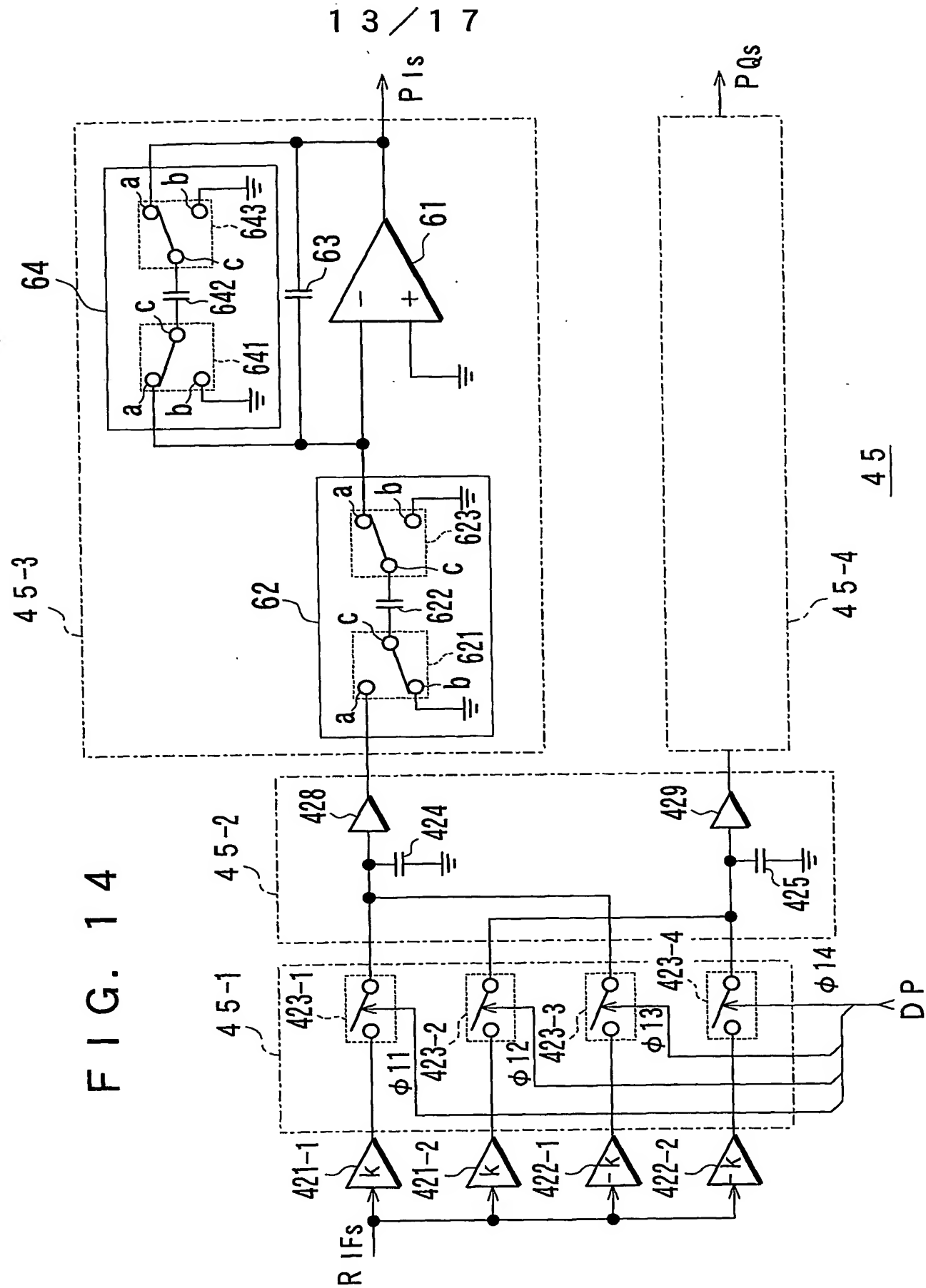




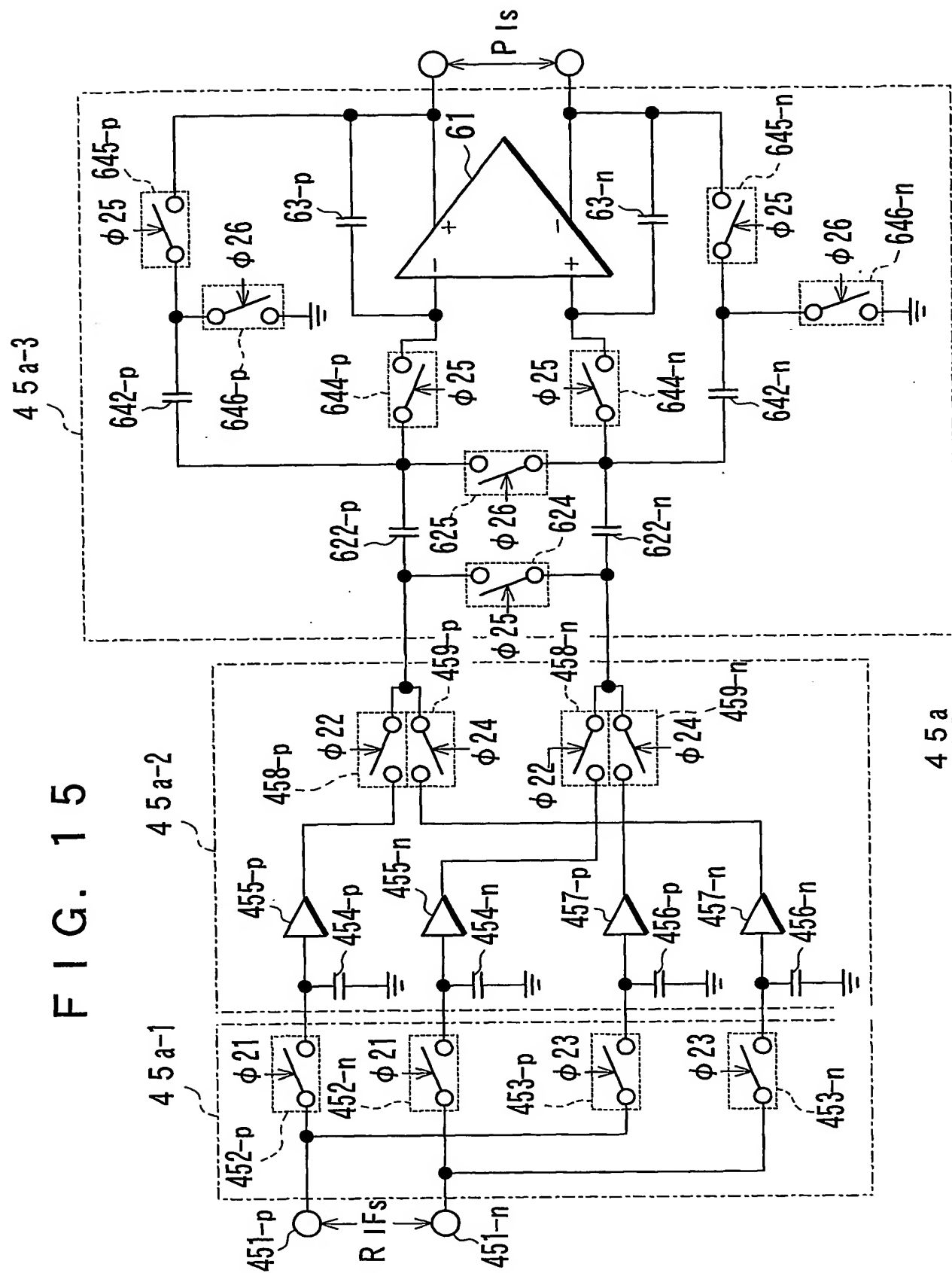
1 2 / 1 7

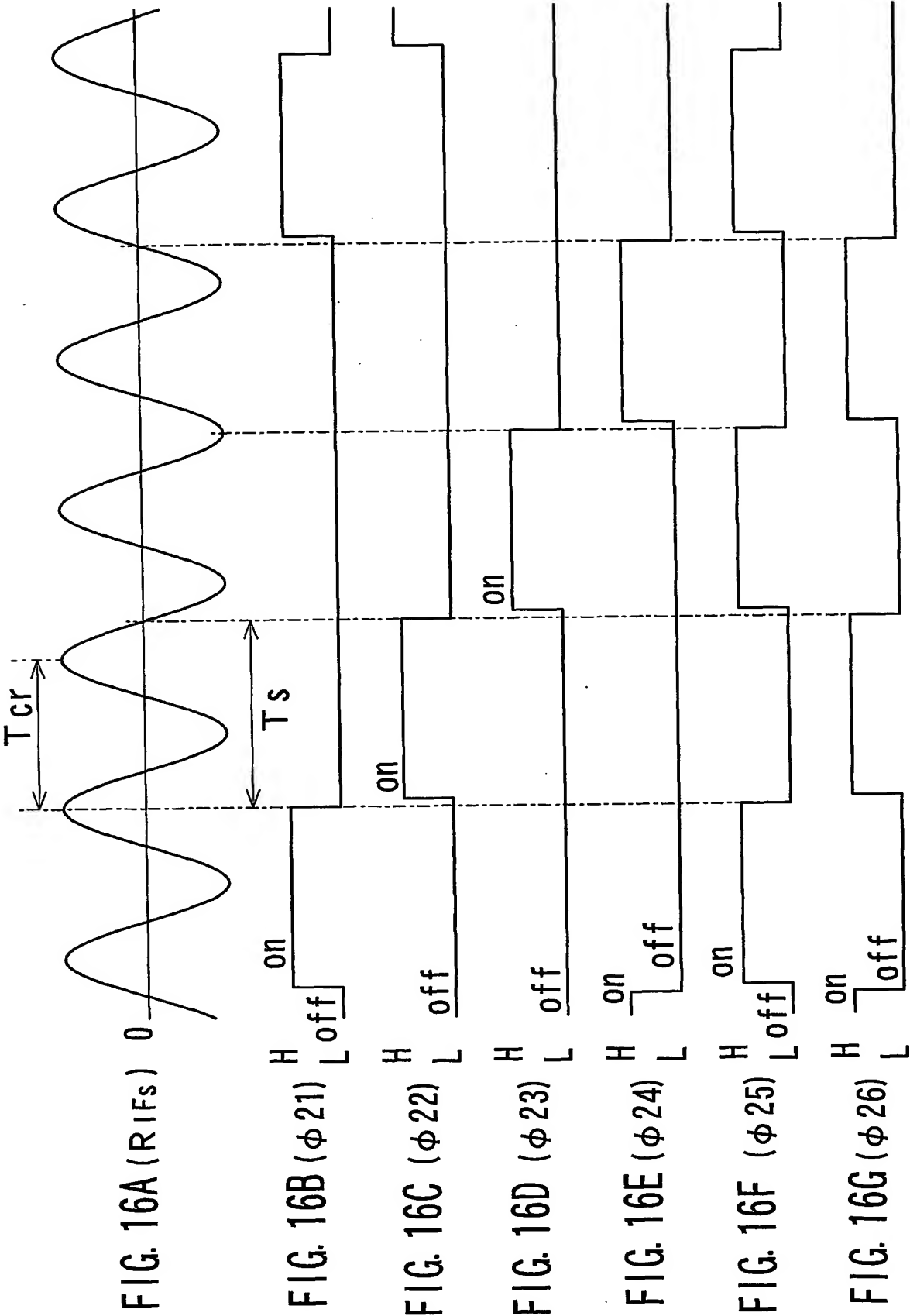
FIG. 13





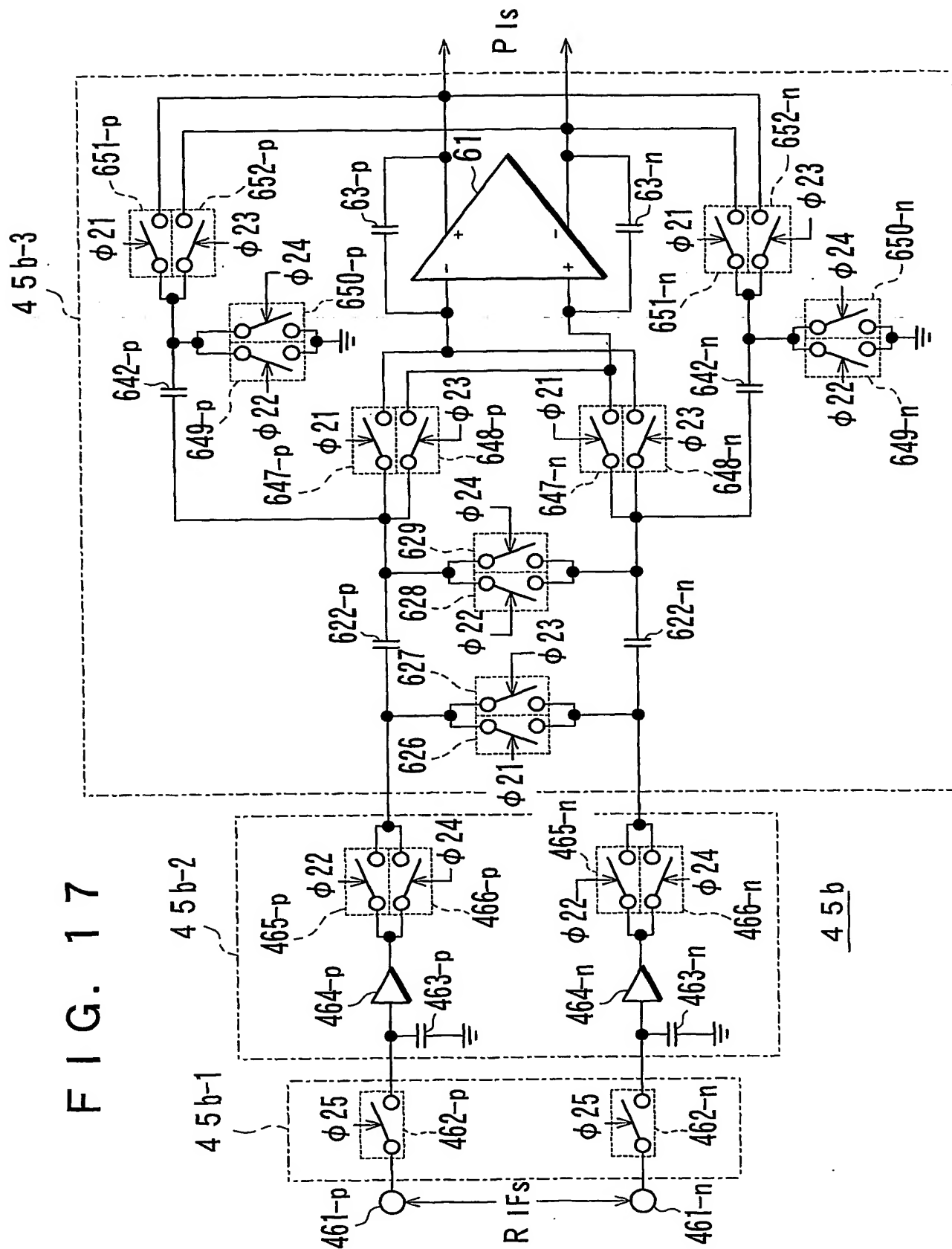
1 4 / 1 7





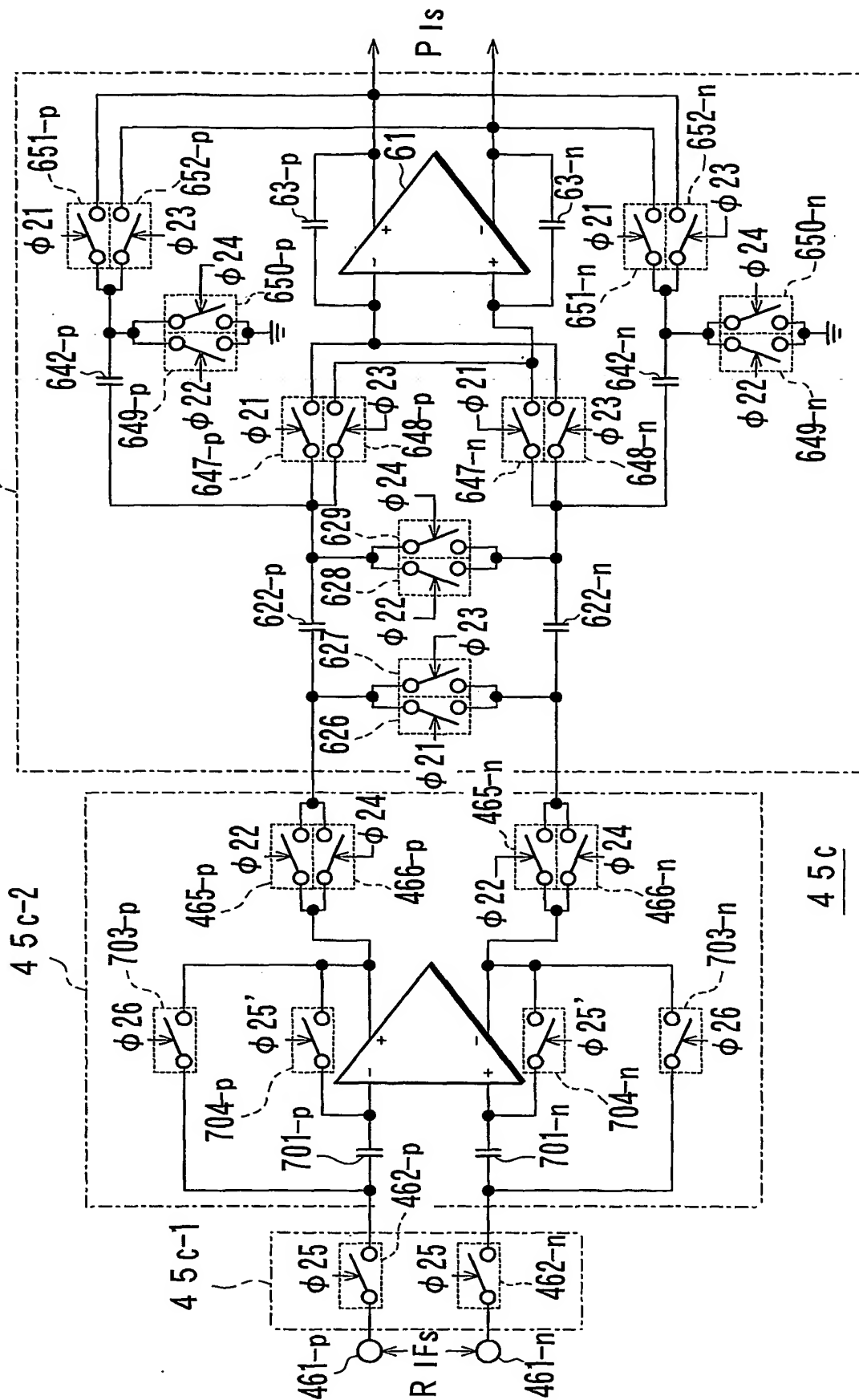
1 6 / 1 7

FIG. 17



17 / 17

FIG. 18



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/10655

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04L27/00, H04L27/22

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04L27/00, H04L27/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 09-149091 A (Fujitsu Ltd.), 06 June, 1997 (06.06.97), Page 4, right column, lines 8 to 22; page 5, left column, line 48 to page 6, left column, line 26; Figs. 1, 5 (Family: none)	1, 3, 10 2, 4-9, 11, 12
Y A	JP 04-177946 A (Sony Corp.), 25 June, 1992 (25.06.92), Page 2, lower left column, line 20 to lower right column, line 4; page 2, lower right column, line 16 to page 4, upper right column, line 19; Fig. 1 & US 5172070 A	1, 3, 10 2, 4-9, 11, 12

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
25 September, 2003 (25.09.03)Date of mailing of the international search report
07 October, 2003 (07.10.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/10655

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 09-130148 A (Icom Inc.), 16 May, 1997 (16.05.97), Page 5, left column, line 44 to right column, line 8; Fig. 1 & US 5614862 A	1, 3, 10 2, 4-9, 11, 12
A	JP 09-306194 A (Fuji Xerox Co., Ltd.), 28 November, 1997 (28.11.97), Page 4, left column, line 20 to right column, line 5; page 5, left column, lines 27 to 49; Figs. 1, 3 (Family: none)	5, 9

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04L27/00, H04L27/22

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04L27/00, H04L27/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 09-149091 A (富士通株式会社), 1997.06.06 第4頁右欄第8行目から第22行目, 第5頁左欄第48行目から第6頁左欄第26行目, 第1図, 第5図 (ファミリーなし)	1, 3, 10 2, 4-9, 11, 12

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日
25.09.03

国際調査報告の発送日
07.10.03

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
高野 洋

5K 3149

電話番号 03-3581-1101 内線 3556

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	J P 04-177946 A (ソニー株式会社) , 1992. 06. 25 第2頁左下欄第20行目から第2頁右下欄第4行目, 第2頁右下欄第16行目から第4頁右上欄第19行目, 第1図 &US 5172070 A	1, 3, 10 2, 4-9, 11, 12
Y A	J P 09-130148 A (アイコム株式会社) , 1997. 05. 16 第5頁左欄第44行目から第5頁右欄第8行目, 第1図 &US 5614862 A	1, 3, 10 2, 4-9, 11, 12
A	J P 09-306194 A (富士ゼロックス株式会社) , 1997. 11. 28 第4頁左欄第20行目から第4頁右欄第5行目, 第5頁左欄第27行目から第49行目, 第1図, 第3図 (ファミリーなし)	5, 9